

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-090721

(43)Date of publication of application : 27.03.2002

(51)Int.Cl. G02F 1/1335  
G02F 1/1368  
G09F 9/30

(21)Application number : 2000-285936

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 20.09.2000

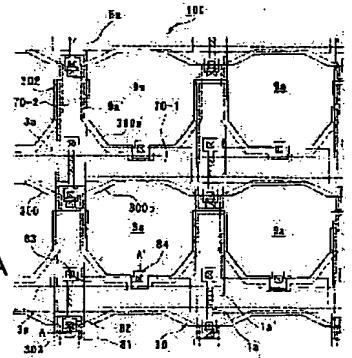
(72)Inventor : KURASHINA HISAKI

(54) ELEMENT SUBSTRATE FOR ELECTRO-OPTIC DEVICE AND ELECTRO- OPTIC DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a switching element from deteriorating in performance by preventing generation of a light leak current induced by a transistor element by light entering from a corner part of a pixel, and to prevent a change in performance of the switching element.

SOLUTION: The corner part of the pixel is covered with a light-shielding metallic film between the transistor element and a liquid crystal layer to cut off the light to enter the transistor element part from the corner part of the pixel. A data line or/and a capacity line are made wide at the corner part and then used as the light-shielding metallic film between the transistor element and liquid crystal layer. Moreover, a new light shield film can be provided between the transistor element and liquid crystal layer to cover the corner part of the pixel.



## LEGAL STATUS

[Date of request for examination]

25.03.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

[Claim(s)]

[Claim 1] Two or more scanning line and two or more data lines which were formed in the shape of a matrix on the substrate, It is the component substrate for electro-optic devices which has the transistor connected to said scanning line and data line, and the pixel electrode connected to said transistor. The component substrate for electro-optic devices which makes broad width of face in which the light-shielding film by which the laminating was carried out between said transistors and pixel electrodes carried out flat-surface projection near [ transistor ] this, and is characterized by constituting so that the corner of a pixel electrode may be covered.

[Claim 2] The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being a capacity line.

[Claim 3] The component substrate for electro-optic devices according to claim 2 characterized by overlapping said capacity line on the scanning line, and arranging it in the planar structure of this component substrate.

[Claim 4] The component substrate for electro-optic devices according to claim 2 with which said capacity line is characterized by being arranged at the scanning line and parallel in the planar structure of this component substrate.

[Claim 5] The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being signal wiring.

[Claim 6] The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being the both sides of a capacity line and signal wiring.

[Claim 7] The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being prepared between a pixel electrode and signal wiring in the cross-section structure of this component substrate.

[Claim 8] The component substrate for electro-optic devices given in either of claim 1 to claims 7 characterized by being constituted and the light-shielding film constituted so that the corner of said pixel electrode might be covered becoming so that the four corners of each pixel may be interrupted aslant.

[Claim 9] The electro-optic device characterized by providing the component substrate for electro-optic devices of a publication in either of claim 1 to claims 8.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention raises the protection-from-light engine performance of the corner of a pixel electrode especially about the electro-optic device which used the component substrate for electro-optic devices, and it.

[0002]

[Description of the Prior Art] The electro-optic device which has the transistor connected at two or more data lines, and two or more scanning lines by which it was formed in the shape of a matrix on the insulating substrate and said scanning line and the data line, and the pixel electrode connected to said transistor has a high switch property, although structure is complicated, and since high definition can be stabilized and realized, it is widely used as a liquid crystal display. TFT (Thin Film Transistor) which formed the silicon thin film on the insulating substrate, and formed the transistor on the silicon thin film as a transistor used for a liquid crystal display is used. In the electro-optic device of an active matrix using TFT, the light from a substrate front face carries out incidence to the channel field and drain field of TFT, and there is a problem to which the property of TFT for pixel switching as a transistor component is changed according to generating of optical leakage current. In order to prevent the incidence of the light to TFT, TFT is prepared in the surroundings of the opening field of each pixel section arranged in the shape of a matrix, and a means to form a grid-like light-shielding film in the surroundings of this opening field in one is known.

[0003] For example, in projection mold displays, such as a projector which used liquid crystal equipment, since light is usually irradiated from the front face of a light transmission nature substrate, this carries out incidence to the channel field of the transistor formed on the substrate, and produces optical leakage current. In order to prevent this optical leakage current, it is common to consider as the structure of preparing a protection-from-light layer in right above [ of an opposite substrate / transistor ].

[0004] Moreover, in the electro-optic device of an active matrix, in order to prevent the flicker and printing in the display screen, it is necessary to prepare the storage capacitance corresponding to the capacity which a pixel electrode constitutes. For this reason, it is necessary to arrange rationally the scanning line, the data line, a capacity line, TFT, or storage capacitance, and to form the light-shielding film for preventing the incidence of the light to TFT on it in the surroundings of an opening field. An example of such a TFT array substrate is given and explained to drawing 16 and drawing 17 .

[0005] The top view of two or more pixel groups which the TFT array substrate with which, as for drawing 16 , the data line, the scanning line, the pixel electrode, the light-shielding film, etc. were formed adjoints expanding and showing \*\* in part, and drawing 17 are the sectional views in alignment with line P-P' of drawing 16 . In addition, in drawing 16 and 17, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, the scales for each class or every each part material differ.

[0006] Drawing 16 shows the planar structure in the pixel section (image display field) of a TFT array substrate. Two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the pixel circles on the TFT array substrate of a liquid crystal display in the shape of a matrix, and data-line 6a, scanning-line 3a, and capacity line 3b are respectively prepared in them along the boundary of pixel electrode 9a in every direction. Data-line 6a is electrically connected to the below-mentioned source field among semi-conductor layer 1a of a single-crystal-silicon layer through the contact hole 5, and pixel electrode 9a is electrically connected to the below-mentioned drain field among semi-conductor layer 1a through the contact hole 8. Moreover, scanning-line 3a is arranged so that a channel field (field of the slash after \*\*\*\*\*) may be countered among semi-conductor layer 1a, and scanning-line 3a functions as a gate electrode.

[0007] The main track section in which capacity line 3b is mostly extended in the shape of a straight line along with scanning-line 3a (namely, the 1st field which saw superficially and was formed along with scanning-line 3a), It has the lobe (namely, the 2nd field which saw superficially and was installed along with data-line 6a) projected to the preceding paragraph side (inside of drawing, facing up) along with data-line 6a from the part which intersects data-line 6a.

[0008] And two or more 1st light-shielding film 11a is prepared in the field shown with the slash of a drawing Nakamigi riser. 1st light-shielding film 11a looks at TFT which includes the channel field of semi-conductor layer 1a in the pixel section from a TFT array substrate side, respectively, and is more specifically prepared in the wrap

location. Furthermore, it has the lobe projected to the stage side (namely, drawing Nakashita sense) which adjoins the main track section which counters the main track section of capacity line 3b, and is extended in the shape of a straight line along with scanning-line 3a along with data-line 6a from the part which intersects data-line 6a. The tip of the downward lobe in each stage (pixel line) of 1st light-shielding film 11a is piled up in the bottom of data-line 6a with the tip of the upward lobe of capacity line 3b in the next step. The contact hole 13 which connects electrically 1st light-shielding film 11a and capacity line 3b mutually is established in this overlapping part. That is, with this operation gestalt, 1st light-shielding film 11a is electrically connected to capacity line 3b of the preceding paragraph or the latter part by the contact hole 13. 1f is the 1st storage capacitance electrode.

[0009] As shown in drawing 16, with the structure of this TFT array substrate, storage capacitance 70 is arranged into the part which arranges a capacity line in parallel with the part by which surrounding scanning-line 3a of the opening field of each pixel electrode 9a has been arranged and by which the scanning line has been arranged. Moreover, it superimposes also on the part by which data-line 6a has been arranged, capacity line 3b is arranged, and storage capacitance 70 is formed. And 1st light-shielding film 11a is prepared so that it may lap with TFT on a flat surface.

[0010] Drawing 17 shows the cross-section structure of liquid crystal equipment. Liquid crystal equipment is equipped with the TFT array substrate 10 which constitutes an example of a light transmission nature substrate, and the transparent opposite substrate 20 by which opposite arrangement is carried out at this.

[0011] TFT30 for pixel switching is formed in the TFT array substrate 10. Data-line 6a is connected to 1d of high concentration source fields of semi-conductor layer 1a which constitutes TFT30, and pixel electrode 9a is connected to high concentration drain field 1e. The orientation film 16 is formed in the pixel electrode 9a bottom.

[0012] In order to prevent the incidence of the light to TFT, 1st light-shielding film 11a is prepared in the location corresponding to TFT30 for each pixel switching on the TFT array substrate 10. It is constituted so that it may prevent that the light from which the light which carried out incidence has reflected and returned on the base of the TFT array substrate 10 from the pixel electrode by this carries out incidence to channel field 1a' of TFT30, or the LDD fields 1b and 1c.

[0013] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode (common electrode) 21 is formed, and the orientation film 22 is formed in the bottom.

[0014] Furthermore, the 2nd light-shielding film 23 is formed in fields other than the opening field of each pixel section at the opposite substrate 20. Thus, the incident light from the pixel electrode side of the opposite substrate 20 has prevented advancing into channel field 1a' of semi-conductor layer 1a of TFT30 for pixel switching, or the LDD (Lightly Doped Drain) fields 1b and 1c.

[0015]

[Problem(s) to be Solved by the Invention] However, each pixel electrode 9a is constituted by the square, scanning-line 3a which runs the perimeter of opening in all directions, data-line 3b, and capacity line 3b cross a right angle at the structure shown in above-mentioned drawing 16 and above-mentioned drawing 17, and opening of each pixel electrode 9a consists of them. TFT30 is formed in a part for the intersection of scanning-line 3a and data-line 3b corresponding to each pixel electrode 9a. For this reason, although the light which carries out incidence from a perpendicular direction to a TFT array substrate can be covered by the 2nd light-shielding film 23, the light which carries out incidence in the direction of slant from the direction of pixel electrode 9a to a TFT array substrate cannot be shaded. Since the 2nd light-shielding film 23 is arranged in the remarkable upper part of TFT30, penetration light from [ of a pixel ] slant cannot be covered effectively. With such liquid crystal equipment, light carries out incidence to the channel field and drain field of TFT for switching from opening of each pixel electrode 9a, leakage current occurs in TFT, the property of TFT as a component for pixel switching changes, and clear image display is not obtained.

[0016] In the liquid crystal display especially used for a liquid crystal projector, optical leak of the transistor by the light which advances into the channel section has been made into a problem. Penetration of the light from the corner part of the pixel near a transistor has posed a problem especially.

[0017] When a support substrate is light transmission nature also as general structure of preparing a protection-from-light layer in the upper part of a transistor, the light which carried out incidence from the front face reflects by the interface by the side of a substrate rear face, and may carry out incidence to the channel section as a return light. Although this return light is slight as a rate to the quantity of light irradiated from a front face, it may

fully produce optical leakage current in the equipment using the very powerful light sources, such as a projector. That is, the return light from this substrate rear face affects the switching characteristic of a component, and changes the property of a device. Therefore, light on the front face of a substrate which carries out incidence from the pixel corner section especially must be lessened as much as possible.

[0018] This invention was made in order to solve this technical problem, and it aims at offering the TFT array substrate which the light which carries out incidence from across to a TFT array substrate can also shade. Furthermore, it excels in the switching characteristic which used the TFT array substrate, and aims at offering the electro-optic device with which clear image display is obtained.

[0019]

[Means for Solving the Problem] In order to solve this technical problem, the component substrate for electro-optic devices of this invention Two or more scanning line and two or more data lines which were formed in the shape of a matrix on the substrate, It is the component substrate for electro-optic devices which has the transistor connected to said scanning line and data line, and the pixel electrode connected to said transistor. Width of face in which the light-shielding film by which the laminating was carried out between said transistors and pixel electrodes carried out flat-surface projection was made broad near [ transistor ] this, and it constituted so that the corner of a pixel electrode might be covered.

[0020] If it is made the configuration of such this invention, although opening of a pixel electrode becomes a little narrow, the light which carries out incidence in the direction of slant toward TFT from pixel electrode opening of a TFT array substrate can be shaded, and the component substrate for electro-optic devices which does not degrade the property of TFT for pixel switching as a transistor component according to generating of optical leakage current can be realized.

[0021] In the electro-optic device component substrate of this invention, a capacity line can be used as a light-shielding film constituted so that the corner of said pixel electrode might be covered. Moreover, the data line can also be used as a light-shielding film constituted so that the corner of said pixel electrode might be covered.

[0022] Since these wiring of each is arranged in the shape of a grid around the pixel electrode, it becomes possible [ shading effectively the light which carries out incidence to the TFT section prepared in the corner of each pixel ] from opening of a pixel electrode by constituting line breadth widely near [ for the grid intersection ] using these light-shielding films. It is only changing the patterning configuration at the time of forming a capacity line and the data line, and the manufacture approach of the line constituted broadly has the advantage which can be formed even if it does not establish a special process.

[0023] Moreover, in the electro-optic device component substrate of this invention, in the planar structure of this component substrate, said capacity line is overlapped on the scanning line, and may be arranged, or said capacity line may be arranged in the planar structure of this component substrate at the scanning line and parallel.

[0024] When the former capacity line is overlapped on the scanning line and arranged, the width of face of a capacity line can be taken to the limit of spacing between each pixel, and it becomes possible to take large storage capacitance. Moreover, when the latter capacity line is arranged at the scanning line and parallel, it is advantageous at the point which can form a capacity line and the scanning line at the same process with spacing between each pixel although the width of face of a capacity line is restricted.

[0025] Moreover, in the electro-optic device component substrate of this invention, the light-shielding film constituted so that the corner of said pixel electrode might be covered may be prepared in the location between a pixel electrode and the data line in the cross-section structure of this component substrate.

[0026] Although a production process increases one process, the more effective protection from light of it is attained by preparing the light-shielding film of a configuration required for a required location, without being caught by the capacity line or the data line. Furthermore, in the electro-optic device component substrate of this invention, it is desirable that the light-shielding film constituted so that the corner of said pixel electrode might be covered considers as the light-shielding film constituted so that the four corners of each pixel electrode might be interrupted aslant. Usually, since it forms in the corner of each pixel electrode, TFT can cover the oblique-incidence light from all directions, if the four corners of a pixel electrode are shaded. Of course, a light-shielding film may be prepared only in the required direction of electric shielding instead of four corners. Moreover, although especially a limit does not have the configuration of the light-shielding film which covers each pixel electrode, it has the effectiveness of electric shielding also to the oblique-incidence light from which direction,

without narrowing opening of a pixel electrode, if it shades so that the four corners of each pixel electrode may be interrupted aslant. Furthermore, the electro-optic device of this invention is an electro-optic device possessing the component substrate of the structure which covers the corner of the pixel electrode of a publication using a light-shielding film to either of claim 1 to claims 8.

[0027] Since the electro-optic device of this invention has covered the light which carries out incidence aslant toward the TFT section from a pixel electrode corner, it can prevent that leakage current occurs in TFT, and the property of TFT as a component for pixel switching does not change. Therefore, it becomes possible to obtain a clearer display image.

[0028]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained based on a drawing. In addition, also in each drawing of the gestalt of operation, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, the scale for each class or every each part material is not the same, and is changed.

[0029] (1st operation gestalt) Drawing 1 and drawing 2 are drawings showing the structure of the component substrate for electro-optic devices of the 1st operation gestalt of this invention, and the sectional view where drawing 2 met line A-A' of drawing 1 in the top view which drawing 1 expanded two or more pixel groups in which the data line, the scanning line, the pixel electrode, the light-shielding film, etc. were formed, and which the component substrate for electro-optic devices of the 1st operation gestalt of this invention adjoins, and was shown is shown. The capacity line 300 which runs to right and left by space is broadly formed near TFT30, and a role of the protection-from-light layer to the incidence of the light from the corner of pixel electrode 9a is made to play with this operation gestalt, as shown in drawing 1.

[0030] First, based on drawing 1, the planar structure in the pixel section (image display field) of the component substrate for electro-optic devices of this invention is explained to a detail.

[0031] As shown in drawing 1, two or more transparent pixel electrode 9a (the profile is shown by broken-line section 9a') is prepared in the pixel circles on a TFT array substrate in the shape of a matrix, and, as for the component substrate 100 for electro-optic devices of the 1st operation gestalt of this invention, data-line 6a and scanning-line 3a are respectively prepared along the boundary of pixel electrode 9a in every direction. TFT30 for the pixel switching for carrying out switching control of the pixel electrode 9a is formed in the corner of each pixel electrode 9a in alignment with data-line 6a and scanning-line 3a.

[0032] Data-line 6a is electrically connected to the below-mentioned source electrode 303 through the contact hole 81, and pixel electrode 9a is electrically connected to the below-mentioned drain electrode 302 through the contact hole 84 established in the side in alignment with scanning-line 3a. Moreover, scanning-line 3a is arranged so that channel field 1a' (field of the slash of left going up in drawing 1) may be countered among semi-conductor layer 1a, and scanning-line 3a functions also as a gate electrode. Contact holes 81 and 82 are established in the end side of TFT30. The contact hole 81 has connected electrically data-line 6a and the source electrode 303 (the chain line in drawing has shown) as a junction electrode, and the contact hole 82 has connected electrically 1d of high concentration source fields of semi-conductor layer 1a with the source electrode 303. The contact hole 83 is established in the other end side of TFT30, and, as for a contact hole 83, the drain electrode 302 as a junction electrode and high concentration drain field 1e of semi-conductor layer 1a are connected electrically.

[0033] The capacity line 300 is superimposed on scanning-line 3a, and is formed in the space longitudinal direction along the boundary of pixel electrode 9a. The capacity line 300 has the main track section (namely, the 1st field which saw superficially and was formed in scanning-line 3a by lapping) mostly extended in the shape of a straight line along with scanning-line 3a, and the overhang section (namely, the 2nd field which looked at superficially and was jutted out in the direction which data-line 6a runs) jutted out of the part which intersects data-line 6a in the vertical direction by space along with data-line 6a. And in the about 30-TFT above-mentioned overhang part, the capacity line 300 is aslant formed broadly so that the corner of pixel electrode 9a may be covered. In the broad parts 300a and 300b of the capacity line 300 of drawing 1, the direction of broad partial 300a prepared in the corner of the space bottom of pixel electrode 9a is formed a little more greatly than broad partial 300b prepared in the corner of the space top of pixel electrode 9a. By considering as such structure, the broad parts 300a and 300b of the capacity line 300 are seen in each pixel section from the liquid crystal layer 50 side (space perpendicular direction) of the TFT array substrate 10, respectively, and TFT30 containing channel

field 1a' of semi-conductor layer 1a is formed in the wrap location.

[0034] Furthermore, the capacity line 300 forms storage capacitance 70-1 in the main track section which is overlapped on scanning-line 3a and is mostly extended in the shape of a straight line with the drain electrode 302 (shown by the chain line in drawing) of the shape of L character by which opposite arrangement was carried out by superimposing through the insulator layer.

[0035] The drain electrode 302 forms the lobe (namely, field which saw superficially and was installed in data-line 6a by lapping) projected upward by space along with data-line 6a from the part which intersects data-line 6a. Furthermore, in a part for the lobe juttred out upward, the drain electrode 302 is superimposed on the capacity line 300, is arranged through an insulator layer, by the space of data-line 6a, and forms storage capacitance 70-2.

[0036] The storage capacitance of pixel electrode 9a is increased these results, using effectively the tooth space which separated from the opening field which are fields (namely, field in which the capacity line 300 was formed) which the disclination of liquid crystal generates, such as a field near the data-line 6a, and a field near the scanning-line 3a. Thus, with the gestalt of this operation, with storage capacitance 70-1 and storage capacitance 70-2, capacity was secured and stabilization of the display screen is achieved.

[0037] Next, based on drawing 2, the cross-section structure of pixel circles of the component substrate 100 for electro-optic devices is explained. First, if the outline of cross-section structure is explained, it has the TFT array substrate 10 which consists of a glass substrate or a quartz substrate, and, as for the component substrate 100 for electro-optic devices, TFT30 for the pixel switching for carrying out switching control of pixel electrode 9a and the pixel electrode 9a of light transmission nature is formed in the TFT array substrate 10. The orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the pixel electrode 9a bottom. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO film. Moreover, the orientation film 16 consists of organic resin film, such as for example, polyimide film.

[0038] Thus, it arranges so that pixel electrode 9a of the component substrate 100 for electro-optic devices and the counterelectrode (illustration abbreviation) which were constituted may meet, and between the TFT array substrate 10 and an opposite substrate, liquid crystal is enclosed with the space surrounded by the sealant (illustration is omitted); and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 16 and the orientation film of a counterelectrode in the condition that the electric field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick two substrates around those, and spacers, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, are mixed.

[0039] As shown in the TFT array substrate 10 at drawing 2, TFT30 for the pixel switching for carrying out switching control of each pixel electrode 9a is formed in the location corresponding to each pixel electrode 9a.

[0040] If it furthermore explains to a detail, the insulator layer (insulator layer) 12 is formed between the TFT array substrate 10 and semi-conductor layer 1a. An insulator layer 12 is for being formed all over the TFT array substrate 10, eliminating the effect of the impurity from the TFT array substrate 10, and forming TFT30 as a semiconductor device.

[0041] An insulator layer 12 consists of high insulation glass, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), or silicon oxide film, a silicon nitride film, etc.

[0042] TFT30 for pixel switching has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and this scanning-line 3a, Gate dielectric film 2, data-line 6a which insulate scanning-line 3a and semi-conductor layer 1a, 1d list of high concentration source fields of low concentration source field (source side LDD field) 1b of semi-conductor layer 1a and low concentration drain field (drain side LDD field) 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. The drain fields 1c and 1e are formed in source field 1b and 1d list to semi-conductor layer 1a according to whether the channel of either n mold or p mold is formed by doping the dopant the object for n molds of predetermined concentration, or for p molds. TFT of an n-type channel has the advantage that a working speed is quick, and it is used as TFT30 for pixel switching which is the switching element of a pixel in many cases.

[0043] Although TFT30 for pixel switching has LDD structure as mentioned above preferably, it may be TFT of the self-aryne mold which may have the offset structure which does not drive impurity ion into low concentration source field 1b and low concentration drain field 1c, drives in impurity ion by high concentration by using gate electrode 3a as a mask, and forms the high concentration source and a drain field in self-align.

[0044] The interlayer insulation film 311 is formed on scanning-line 3a, gate dielectric film 2, and an insulator layer 12. On the interlayer insulation film 311, the drain electrode 302 and the source electrode 303 are formed. The contact hole 83 which leads to the contact hole 82 and high concentration drain field 1e which lead to 1d of high concentration source fields is respectively formed in the interlayer insulation film 311. The source electrode 303 is electrically connected to 1d of high concentration source fields through this contact hole 82. Moreover, the drain electrode 302 is electrically connected to high concentration drain field 1e of semi-conductor layer 1a through the contact hole 83.

[0045] The insulator layer 301 is formed on the drain electrode 302 and the source electrode 303, and the capacity line 300 is arranged on both sides of this insulator layer in the drain electrode 302 and the location which counters. Since the capacity line 300 serves as the light-shielding film and it is arranged above TFT30, the light which advances from the space upper part is interrupted effectively, and it can avoid hitting TFT30.

[0046] With this operation gestalt, a laminating is carried out and the capacity line 300 and the drain electrode 302 are arranged so that it may superimpose through an insulator layer 301, and they form storage capacitance 70-1.

[0047] The capacity line 300 consists of a refractory metal of protection-from-light nature, such as a metal simple substance which contains at least one of Ti, Cr, W, Ta, Mo, and Pd preferably, an alloy, and metal silicide, a metal membrane of protection-from-light nature, such as aluminum, etc.

[0048] If constituted from a refractory metal ingredient, the capacity line 300 is destroyed by high temperature processing in the formation process of component substrates, such as formation of data-line 6a performed after the formation process of the capacity line 300 on the TFT array substrate 10, or it can avoid fusing by it: since the capacity line 300 which served as the light-shielding film to the TFT array substrate 10 is formed in the upper part of TFT30 in this operation gestalt -- channel field 1a' of TFT30 for pixel switching in the light from the liquid crystal layer 50 side of the TFT array substrate 10. The situation which carries out incidence to the LDD fields 1b and 1c can be prevented. Since the capacity line 300 constitutes the broad parts 300a and 300b [near the TFT], so that the corner of pixel electrode 9a may be covered as shown in drawing 1, the light which advances in the direction of slant toward TFT30 from the corner of pixel electrode 9a can be covered. Therefore, the property of TFT30 as a transistor component does not change with generating of optical leakage current.

[0049] The interlayer insulation film 312 is arranged on the capacity line 300 and the insulator layer 301, and the previous contact holes 81 and 84 are formed in the interlayer insulation film 312. Data-line 6a is formed on the interlayer insulation film 312. Data-line 6a consists of thin films of protection-from-light nature, such as alloy film, such as metal membrane metallurgy group silicide, such as aluminum. The insulator layer 7 is formed on data-line 6a, and pixel electrode 9a or the orientation film 16 is formed on the insulator layer 7.

[0050] Data-line 6a is electrically connected with the source electrode 82 through a contact hole 81. Moreover, pixel electrode 9a is electrically connected with the drain electrode 302 through a contact hole 84.

[0051] Thus, minute spacing is maintained and let the component substrate 100 for electro-optic devices and opposite substrate which were constituted be a panel for liquid crystal displays on both sides of a liquid crystal layer in lamination and space.

[0052] (2nd operation gestalt) Drawing 3 and drawing 4 are drawings showing the structure of the component substrate for electro-optic devices of the 2nd operation gestalt of this invention, and the sectional view where drawing 4 met line B-B' of drawing 3 in the top view which drawing 3 expanded two or more pixel groups in which the data line, the scanning line, the pixel electrode, the light-shielding film, etc. were formed, and which the component substrate for electro-optic devices adjoins, and was shown is shown. The point that the operation gestalt of \*\*\*\* 2 differs from an operation gestalt in the 1st of the point is changed to forming the capacity line 300 broadly, as shown in drawing 3, data-line 6a which runs up and down by space is broadly formed near TFT30, and a role of the protection-from-light layer to the incidence of the light from the corner of pixel electrode 9a is made to play.

[0053] First, based on drawing 3, the planar structure in the pixel section (image display field) of the component



substrate for electro-optic devices of this invention is explained to a detail. In addition, the same sign is attached and shown in the configuration member which has the same function as drawing 1 and drawing 2 in drawing 3 and drawing 4.

[0054] As shown in drawing 3, two or more transparent pixel electrode 9a (the profile is shown by broken-line section 9a') is prepared in the pixel circles on a TFT array substrate in the shape of a matrix, and, as for the component substrate 100 for electro-optic devices, data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction. TFT30 for the pixel switching for carrying out switching control of the pixel electrode 9a is formed in the corner of each pixel electrode 9a in alignment with data-line 6a.

[0055] Data-line 6a is electrically connected to the below-mentioned source electrode 303 through the contact hole 81. Scanning-line 3a is arranged so that channel field 1a' (field of the slash of left going up in drawing 1) may be countered among semi-conductor layer 1a, and scanning-line 3a functions also as a gate electrode. Although data-line 6a is extended in the shape of a straight line, it has broad partial 6a' jutted out in the direction of scanning-line 3a (namely, seeing superficially longitudinal direction of space) in the part which intersects scanning-line 3a. And in broad partial 6a' above-mentioned [about 30-TFT], data-line 6a is aslant formed broadly so that the corner of pixel electrode 9a may be covered. By considering as such structure, broad partial 6a' of data-line 6a The light which advances from the corner of each pixel aslant to TFT30 direction while interrupting the light which advances in each pixel section from the liquid crystal layer 50 side (space perpendicular direction) of the TFT array substrate 10, respectively is also interrupted. It enabled it to cover effectively the light which carries out incidence to TFT30 containing channel field 1a' of semi-conductor layer 1a.

[0056] The contact hole 84 is established in the side in alignment with scanning-line 3a of pixel electrode 9a, and the pixel electrode 9 and the drain electrode 302 are connected electrically. Contact holes 81 and 82 are established in the end side of TFT30. The contact hole 81 has connected electrically data-line 6a and the source electrode 303 (the chain line in drawing has shown) as a junction electrode, and the contact hole 82 has connected electrically 1d of high concentration source fields of semi-conductor layer 1a with the source electrode 303. The contact hole 83 is established in the other end side of TFT30, and, as for a contact hole 83, the drain electrode 302 as a junction electrode and high-concentration drain-field 1e of semi-conductor layer 1a are connected electrically.

[0057] The capacity line 300 is superimposed on scanning-line 3a, and is formed in the space longitudinal direction along the boundary of pixel electrode 9a. Furthermore, the capacity line 300 superimposes data-line 6a, and is mostly formed in the shape of a straight line.

[0058] Furthermore, the capacity line 300 forms storage capacitance 70-1 in the part which is overlapped on scanning-line 3a and is mostly extended in the shape of a straight line with the drain electrode 302 (shown by the chain line in drawing) of the shape of L character by which opposite arrangement was carried out by superimposing through the insulator layer. Moreover, in the part which is overlapped on data-line 6a and is mostly extended in the shape of a straight line, storage capacitance 70-2 is formed with the drain electrode 302 (shown by the chain line in drawing) by which opposite arrangement was carried out by superimposing through the insulator layer.

[0059] The storage capacitance of pixel electrode 9a is increased these results, using effectively the tooth space which separated from the opening field which is a field (namely, field in which the capacity line 300 was formed) which the disclination of liquid crystal of the field near the data-line 6a and the field near the scanning-line 3a generates. Thus, with the gestalt of this operation, with storage capacitance 70-1 and storage capacitance 70-2, capacity was secured and stabilization of the display screen is achieved.

[0060] Next, since line B-B' which is as being shown in drawing 4 and passes along a contact hole 81, 82 TFT30, and a contact hole 84 in drawing 3 meets and the cross-section structure of pixel circles of the component substrate 100 for electro-optic devices in a \*\*\*\* 2 operation gestalt is cut, it turns into the completely same structure as the case of the gestalt of the 1st operation shown in drawing 2. Therefore, explanation is omitted here. As mentioned above, with the gestalt of this operation, since data-line 6a was broadly constituted on the flat surface near the TFT, and it constituted broadly aslant so that the corner of a pixel might moreover be covered, the light which advances in the direction of slant toward TFT from opening of a pixel field, especially the corner of a pixel can be covered effectively. Consequently, since the switching characteristic of TFT does not

change without optical leakage current occurring in TFT, the stable clear display screen is obtained.

[0061] (3rd operation gestalt) Next, the 3rd operation gestalt of this invention is shown in drawing 9 from drawing 5 . In addition, the same sign was attached about the configuration member which has the same function also in drawing 9 from drawing 5 .

[0062] Drawing 5 to drawing 9 is drawing showing the structure of the component substrate for electro-optic devices of the 3rd operation gestalt of this invention, and drawing 5 is the top view in which TFT30 was prepared in one corner of pixel electrode 9a, and the data line and the scanning line were formed along the boundary of each pixel electrode 9a and in which having expanded and shown some component substrates for electro-optic devices of this invention. Drawing 6 shows the sectional view in alignment with line C-C' of drawing 5 , drawing 7 shows the sectional view in alignment with line X-X' of drawing 5 , drawing 8 shows the sectional view in alignment with line Y-Y' of drawing 5 , and drawing 9 shows the sectional view in alignment with line Z-Z' of drawing 5 . the operation gestalt of \*\*\*\* 3 -- the 1st [ of the point ], and 2nd operation gestalten -- things -- the point has prevented dividing capacity wiring into two pieces, and arranging the capacity electrode of fixed potential between the data line and the capacity electrode of pixel potential along the data line, and the capacity electrode of the data line and pixel potential influencing each other by capacity coupling, and carrying out a bad influence to a display. Moreover, along the scanning line, it has prevented arranging the capacity electrode of fixed potential between the capacity electrode of pixel potential, and the scanning line, and the capacity electrode and the scanning line of pixel potential influencing each other by capacity coupling.

[0063] And it is the point which constituted each capacity wiring broadly near the TFT. And it is the point of having established the contact hole for pixel electrodes in the part of the capacity line broadly extended near the TFT of the corner of a pixel electrode.

[0064] First, based on drawing 5 , the planar structure in the pixel section (image display field) of the component substrate 100 for electro-optic devices of this invention is explained to a detail.

[0065] As shown in drawing 5 , two or more transparent pixel electrode 9a (the profile is shown by broken-line section 9a') is prepared in the pixel circles on a TFT array substrate in the shape of a matrix, and, as for the component substrate 100 for electro-optic devices of the 3rd operation gestalt of this invention, data-line 6a and scanning-line 3a are respectively prepared along the boundary of pixel electrode 9a in every direction. TFT30 for the pixel switching for carrying out switching control of the pixel electrode 9a is formed in the corner of each pixel electrode 9a in alignment with data-line 6a. The contact hole ACNT is established in the end side of TFT30, and the contact hole BCNT is established in the other end side. Data-line 6a is electrically connected to 1d of high concentration source fields of the below-mentioned semi-conductor layer 1a through the contact hole ACNT, and the below-mentioned capacity electrode 403a (a thin continuous line shows among drawing) is electrically connected to high concentration drain field 1e of semi-conductor layer 1a through the contact hole BCNT. Furthermore, the contact hole SCNT is formed in the direction of data-line 6a, it connects electrically and below-mentioned capacity electrode 404a and light-shielding film 11a (a drawing destructive line shows) are maintained at this potential. Light-shielding film 11a is superimposed and prepared in data-line 6a and scanning-line 3a along the boundary of each pixel on a TFT array substrate. Data-line 6a is extended in the shape of a straight line in the space vertical direction along with one side of pixel electrode 9a.

[0066] Capacity electrode 403a used as one pixel potential is superimposed and prepared in data-line 6a, and forms broad partial 403a' jutted out over the corner of one pixel electrode of one direction of scanning-line 3a (namely, seeing superficially right of space) in the part which intersects scanning-line 3a.

[0067] Moreover, capacity electrode 404a used as one fixed potential is also superimposed and prepared in data-line 6a, and forms broad partial 404a' jutted out over the corner of two pixel electrodes of one direction of scanning-line 3a (namely, seeing superficially left of space) in the part which intersects scanning-line 3a. Furthermore, capacity electrode 404a used as one fixed potential has broad partial 404a'' jutted out over one pixel electrode of other directions of scanning-line 3a (namely, seeing superficially right of space) in the part which intersects scanning-line 3a. The contact hole CCNT is established in this broad partial 404a'', it has connected electrically and capacity electrode 404a which becomes fixed potential through a contact hole CCNT, and the below-mentioned 403b are maintained at this potential. Moreover, capacity electrode 403b used as another fixed potential is superimposed and prepared in scanning-line 3a, and the end of capacity electrode 403b is connected to capacity line 404a through the previous contact hole CCNT. Furthermore, capacity electrode 404b used as

another pixel potential is also superimposed on scanning-line 3a, and is countered and prepared in capacity electrode 403b, and capacity electrode 404b used as pixel potential is jugged out in the direction of a pixel electrode in the corner of the pixel electrode of a piece, and forms overhang section 404b'. This overhang section 404b' is overlapped on broad partial 403a' of capacity electrode 403a used as previous pixel potential, and, as for one here, a contact hole DCNT and the below-mentioned ICNT are formed. A contact hole DCNT connects electrically capacity line 404b and capacity electrode 403a used as pixel potential, and is maintaining them at this potential. Thus, capacity electrode 403a which becomes pixel potential with the gestalt of this operation, capacity electrode 403b which becomes fixed potential at the capacity electrode 404a list used as fixed potential, It forms so that the corner of a pixel electrode may be covered aslant broadly [ b / each of / used as pixel potential / capacity electrode 404] near the TFT, and it enables it to cover the penetration light from a pixel electrode, especially the light which advances in the method TFT direction of a corner of a pixel electrode aslant.

[0068] Moreover, although ICNT can be arranged near the center of the side which meets the scanning line instead of a corner, since contact holes DCNT and ICNT have been arranged to overhang section 404b' of the capacity electrode of the pixel potential of the corner of pixel electrode 9a, as compared with the 1st previous embodiment and 2nd previous embodiment, spacing of the space vertical direction where each pixel electrode adjoins can be narrowed. Moreover, by having formed the contact hole in one place, the field which the disclination by turbulence of the liquid crystal by the irregularity of a contact hole generates can be made small, and opening can be enlarged.

[0069] Next, based on drawing, the cross-section structure of pixel circles of the component substrate 100 for electro-optic devices is explained. Drawing 6 is drawing showing cross-section structure including the contact holes ACNT, BCNT, and SCNT in alignment with line C-C' of drawing 5 . It has the TFT array substrate 10 which consists of a glass substrate or a quartz substrate, and, as for the component substrate 100 for electro-optic devices, TFT30 for the pixel switching for carrying out switching control of light-shielding film 11a, the pixel electrode 9a orientation film 16, and the pixel electrode 9a of light transmission nature is formed in the TFT array substrate 10. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO film.

[0070] Thus, liquid crystal is enclosure \*\*\*\* to the space which has arranged so that pixel electrode 9a of the component substrate 100 for electro-optic devices and the counterelectrode (illustration abbreviation) which were constituted may meet, and was surrounded by the sealant (illustration is omitted) between the TFT array substrate 10 and the opposite substrate. Liquid crystal takes a predetermined orientation condition with the orientation film 16 and the orientation film of a counterelectrode in the condition that the electric field from pixel electrode 9a are not impressed. Liquid crystal consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick two substrates around those, and spacers, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, are mixed.

[0071] As shown in the TFT array substrate 10 at drawing 6 , TFT30 for the pixel switching for carrying out switching control of each pixel electrode 9a is formed in the location corresponding to each pixel electrode 9a.

[0072] If it furthermore explains to a detail, the insulator layer (insulator layer) 12 is formed between the TFT array substrate 10 and semi-conductor layer 1a. An insulator layer 12 is for being formed all over the TFT array substrate 10, eliminating the effect of the impurity from the TFT array substrate 10, and forming TFT30 as a semiconductor device.

[0073] An insulator layer 12 consists of high insulation glass, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), or silicon oxide film, a silicon nitride film, etc. like a previous embodiment. Between the TFT array substrate 10 and the insulator layer 12, light-shielding film 11a which consists of a metal of protection-from-light nature is prepared. Superficially, light-shielding film 11a is overlapped on data-line 6a, scanning-line 3a, and the capacity electrodes 403a, 403b, 404a, and 404b, and is prepared along the boundary of each pixel electrode in every direction. It connects with capacity electrode 404a through the contact hole SCNT, and light-shielding film 11a maintained capacity electrode 404a of fixed potential at fixed potential, and has secured the stability of the display screen. Thus, by arranging light-shielding film 11a, the light to which the light which carried out incidence has reflected and returned from the surface section of a pixel field on the base of the TFT array substrate 10 can be covered.

[0074] It has LDD (LightlyDoped Drain) structure as well as [ TFT30 for pixel switching ] a previous embodiment.

[0075] With this operation gestalt, since the capacity electrode of the fixed potential which moreover consists of a metal thin film of protection-from-light nature, such as aluminum, broadly by about 30 TFT, and pixel potential is formed so that TFT30 may be covered from the bottom right above [ of TFT30 ], the incidence of the light to channel field 1a' of semi-conductor layer 1a and the LDD fields 1b and 1c can be prevented effectively.

[0076] The interlayer insulation film 311 is formed on scanning-line 3a, gate dielectric film 2, and an insulator layer 12, and the contact hole ACNT and the contact hole BCNT are respectively formed in the interlayer insulation film 311. A contact hole ACNT connects 1d of high concentration source fields of data-line 6a and semi-conductor layer 1a, and a contact hole BCNT connects high concentration drain field 1e of capacity electrode 403a and semi-conductor layer 1a.

[0077] On the interlayer insulation film 311, capacity electrode 403a of pixel potential is formed. On capacity electrode 403a, capacity electrode 404a of fixed potential is formed through the insulator layer 401. The interlayer insulation film 312 is formed on capacity electrode 404a of fixed potential, and an insulator layer 401, and the previous contact hole ACNT is formed in the interlayer insulation film 312. Data-line 6a is formed on the interlayer insulation film 312. Data-line 6a consists of a metal simple substance containing at least one of Ti, Cr, W, Ta, Mo, and Pd which are a desirable opaque refractory metal, an alloy, metal silicide, etc.

[0078] The insulator layer 7 is formed on data-line 6a and an interlayer insulation film 312, and pixel electrode 9a or the orientation film 16 is formed on the insulator layer 7. If it does in this way, since capacity electrode 404a of fixed potential exists between data-line 6a and capacity electrode 403a of pixel potential, data-line 6a and capacity electrode 403a of pixel potential are not influenced by each by capacity coupling. Next, a part for the principal part of the cross-section structure which includes the contact hole CCNT in alignment with line X-X' of drawing 5 in drawing 7 is shown. In drawing 7, signs that capacity electrode 404a of fixed potential and capacity electrode 403b of fixed potential are connected are shown as previously explained through the contact hole CCNT. In the part which crosses TFT30, semi-conductor layer 1a covered with gate dielectric film 2 is shown, and data-line 6a is arranged further in the upper part. Next, the cross-section structure which met drawing 8 at line Y-Y' of drawing 5 is shown. A contact hole is not arranged in the cross section in alignment with line Y-Y',

but signs that laminating arrangement of scanning-line 3a, capacity electrode 403b of fixed potential, and the capacity electrode 404b of pixel potential is carried out on both sides of the insulator layer are shown. If it does in this way, since capacity electrode 403b of fixed potential exists between capacity electrode 404b scanning-line 3a of pixel potential, scanning-line 3a and capacity electrode 404b of pixel potential are not influenced by each by capacity coupling. A part for the principal part of the cross-section structure which finally includes the contact hole BCNT in alignment with line Z-Z' of drawing 5, a contact hole DCNT, and a contact hole ICNT in drawing 9 is shown. By drawing 9, high concentration drain field 1e of a semi-conductor layer and capacity electrode 403a of pixel potential are connected through the contact hole BCNT, and signs that capacity electrode 403a of pixel potential is connected to capacity electrode 404b of pixel potential through the contact hole DCNT are shown.

Furthermore, capacity electrode 404b of pixel potential is connected to pixel electrode 9a corresponding to TFT through the contact hole ICNT. Between capacity electrode 403a of pixel potential, and capacity electrode 403b of fixed potential, and between capacity electrode 404a of pixel potential, and capacity electrode 404b of fixed potential, the insulator layer 401 is formed, respectively and storage capacitance 70-3 is formed. Thus, minute spacing is maintained and let the component substrate for electro-optic devices and opposite substrate which were constituted be a panel for liquid crystal displays on both sides of a liquid crystal layer in lamination and space. As mentioned above, with the gestalt of this operation, since it has formed so that the corner of a pixel electrode may be aslant covered in capacity electrode 403a and a capacity electrode 404a list broadly [ b / each of / capacity electrode 403b and / capacity electrode 404 ] near the TFT, the penetration light from a pixel electrode, especially the light which advances in the TFT direction aslant from the corner of a pixel electrode can be covered. And since the contact hole for pixel electrodes was established in the part of the capacity line broadly extended near the TFT of the corner of a pixel electrode, opening of a pixel electrode is widely utilizable.

[0079] (4th operation gestalt) Drawing 10 and drawing 11 are drawings showing the structure of the component substrate for electro-optic devices of the 4th operation gestalt of this invention. Drawing 10 is the top view where TFT30 was prepared in one corner of pixel electrode 9a, and data-line 6a and scanning-line 3a were formed in the perimeter of pixel electrode 9a and in which having expanded and shown some component substrates for electro-optic devices of this invention. Drawing 11 shows the sectional view in alignment with line

D-D' of drawing 10 .

[0080] Like the 2nd operation gestalt which showed this operation gestalt previously, protection from light of the corner of a pixel electrode forms the data line broadly near the TFT, and is taken as a light-shielding film. The point that the operation gestalt of \*\*\*\* 4 differs from the 2nd previous operation gestalt is a point that capacity wiring stands in a row and is formed along with the scanning line.

[0081] First, based on drawing 10 , the planar structure in the pixel section (image display field) of the component substrate 100 for electro-optic devices of this invention is explained to a detail.

[0082] As shown in drawing 10 , two or more transparent pixel electrode 9a (the profile is shown by chain-line section 9a') is prepared in the pixel circles on a TFT array substrate in the shape of a matrix, and, as for the component substrate 100 for electro-optic devices of this operation gestalt, data-line 6a and scanning-line 3a are respectively prepared along the boundary of pixel electrode 9a in every direction. Moreover, the capacity line 300 is formed in parallel with scanning-line 3a. TFT30 for the pixel switching for carrying out switching control of the pixel electrode 9a is formed in the corner of each pixel electrode 9a in alignment with data-line 6a.

[0083] Data-line 6a is electrically connected to 1d of high concentration source fields of the below-mentioned semi-conductor layer 1a through the contact hole 82, and pixel electrode 9a is electrically connected to the below-mentioned drain electrode 302 through the contact hole 84 established in the side in alignment with scanning-line 3a. Moreover, scanning-line 3a is arranged so that channel field 1a' (field of the slash of left going up in drawing 1 ) may be countered among semi-conductor layer 1a, and scanning-line 3a functions also as a gate electrode.

[0084] The lobe (namely, field which saw superficially and was installed in data-line 6a by lapping) which projected the capacity line 300 upward by space along with data-line 6a along the boundary of pixel electrode 9a in parallel with scanning-line 3a from the part which intersects space longitudinal-direction and data-line 6a is prepared.

The capacity line 300 forms storage capacitance 70 with the part (shown by the thin line in drawing) projected to the space upper part of the drain electrode 302 mostly extended in the shape of a straight line in parallel with scanning-line 3a by which opposite arrangement was carried out through the insulator layer, and the drain electrode 302 prolonged in along the data line.

[0085] The drain electrode 302 forms the lobe (namely, field which saw superficially and was installed in data-line 6a by lapping) projected upward by space along with data-line 6a from the part which intersects data-line 6a. And opposite arrangement is carried out with the capacity line 300 through gate dielectric film 2, and storage capacitance 70 is formed.

[0086] Next, based on drawing 11 , the cross-section structure of pixel circles of the component substrate 100 for electro-optic devices is explained. It has the TFT array substrate 10 which consists of a glass substrate or a quartz substrate, and, as for the component substrate 100 for electro-optic devices, TFT30 for the pixel switching for carrying out switching control of a light-shielding film 420, pixel electrode 9a, and the pixel electrode 9a of light transmission nature is formed in the TFT array substrate 10. The orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the pixel electrode 9a bottom. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO film (indium Tin oxide film). Moreover, the orientation film 16 consists of organic film, such as for example, polyimide film.

[0087] Thus, it arranges so that pixel electrode 9a of the component substrate 100 for electro-optic devices and the counterelectrode (illustration abbreviation) which were constituted may meet, and like a mentioned operation gestalt, between the TFT array substrate 10 and an opposite substrate, liquid crystal is enclosed with the space surrounded by the sealant (illustration is omitted), and the liquid crystal layer 50 is formed.

[0088] As shown in the TFT array substrate 10 at drawing 11 , TFT30 for the pixel switching for carrying out switching control of each pixel electrode 9a is formed in the location corresponding to each pixel electrode 9a.

[0089] If it furthermore explains to a detail, the insulator layer (insulator layer) 12 is formed between the TFT array substrate 10 and semi-conductor layer 1a. An insulator layer 12 is for being formed all over the TFT array substrate 10, eliminating the effect of the impurity from the TFT array substrate 10, and forming TFT30 as a semiconductor device.

[0090] An insulator layer 12 consists of high insulation glass or silicon oxide film, a silicon nitride film, etc. like a previous operation gestalt. Between the TFT array substrate 10 and the insulator layer 12, the light-shielding film 420 which consists of a metal of protection-from-light nature is formed. Superficially, a light-shielding film 420 is

superimposed on data-line 6a, scanning-line 3a, and the capacity line 300, and is prepared along the boundary of each pixel electrode in every direction. Thus, by arranging a light-shielding film 420, the light to which the light which carried out incidence has reflected and returned from the surface section of a pixel field on the base of the TFT array substrate 10 can be covered.

[0091] It has LDD (LightlyDoped Drain) structure as well as [ TFT30 for pixel switching ] a previous embodiment. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and this scanning-line 3a, Gate dielectric film 2, data-line 6a which insulate scanning-line 3a and semi-conductor layer 1a, 1d list of high concentration source fields of low concentration source field (source side LDD field) 1b of semi-conductor layer 1a and low concentration drain field (drain side LDD field) 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. One to which it corresponds of two or more pixel electrode 9a through a contact hole 84 is connected to high concentration drain field 1e.

[0092] With this operation gestalt, since data-line 6a which moreover consists of a metal thin film of protection-from-light nature, such as aluminum, broadly by about 30 TFT is formed so that TFT30 may be covered from the bottom right above [ of TFT30 ], the incidence of the light to channel field 1a' of semi-conductor layer 1a and the LDD fields 1b and 1c can be prevented effectively.

[0093] The interlayer insulation film 4 is formed on scanning-line 3a, gate dielectric film 2, the capacity line 300, and the insulator layer 12, and the contact hole 82 and the contact hole 84 are respectively formed in the interlayer insulation film 4.

[0094] Data-line 6a is formed on the interlayer insulation film 4. Data-line 6a consists of a metal simple substance containing at least one of Ti, Cr, W, Ta, Mo, and Pd which are a desirable opaque refractory metal, an alloy, metal silicide, etc.

[0095] The insulator layer 7 is formed on data-line 6a and an interlayer insulation film 4, and pixel electrode 9a or the orientation film 16 is formed on the insulator layer 7. Thus, minute spacing is maintained and let the component substrate for electro-optic devices and opposite substrate which were constituted be a panel for liquid crystal displays on both sides of a liquid crystal layer in lamination and space. As mentioned above, with the gestalt of this operation, since data-line 6a was broadly constituted on the flat surface near the TFT, and it constituted broadly aslant so that the corner of a pixel might moreover be covered, the light which advances in the direction of slant toward TFT from opening of a pixel field, especially the corner of a pixel can be covered effectively. Consequently, since the switching characteristic of TFT does not change without optical leakage or current occurring in TFT, the stable clear display screen is obtained.

[0096] (5th operation gestalt) Drawing 12 and drawing 13 are drawings showing the structure of the component substrate for electro-optic devices of the 5th operation gestalt of this invention, and drawing 12 is the top view where TFT30 was prepared in one corner of pixel electrode 9a, and data-line 6a and scanning-line 3a were formed in the perimeter of pixel electrode 9a and in which having expanded and shown some component substrates for electro-optic devices of the 5th operation gestalt of this invention. Drawing 13 shows the sectional view in alignment with line E-E' of drawing 12. The point that the operation gestalt of \*\*\*\* 5 differs from the 1st to 4th previous operation gestalt is a point which forms the new light-shielding film 421 in the liquid crystal layer 50 side above data-line 6a of TFT30 right above in cross-section structure, and is covering the corner of a pixel electrode by this light-shielding film 421.

[0097] First, based on drawing 12, the planar structure in the pixel section (image display field) of the component substrate 100 for electro-optic devices of this invention is explained to a detail.

[0098] As shown in drawing 12, two or more transparent pixel electrode 9a (the profile is shown by chain-line section 9a') is prepared in the pixel circles on a TFT array substrate in the shape of a matrix, and, as for the component substrate 100 for electro-optic devices, data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction. Moreover, the capacity line 300 is formed in parallel with scanning-line 3a. TFT30 for the pixel switching for carrying out switching control of the pixel electrode 9a is formed in the corner of each pixel electrode 9a in alignment with data-line 6a.

[0099] Data-line 6a is electrically connected to 1d of high concentration source fields of semi-conductor layer 1a through the contact hole 82, and pixel electrode 9a is electrically connected to the drain electrode 302 through the contact hole 84 established in the side in alignment with scanning-line 3 of pixel electrode 9a. Moreover, scanning-line 3a is arranged so that channel field 1a' (field of the slash of left going up in drawing 1) may be

countered among semi-conductor layer 1a, and scanning-line 3a functions also as a gate electrode.

[0100] In parallel with scanning-line 3a, as for the capacity line 300, elongation and the lobe (namely, field which saw superficially and was installed in data-line 6a by lapping) which projected upward by space along with data-line 6a from the part which intersects data-line 6a further are prepared in the space longitudinal direction along the boundary of pixel electrode 9a. The capacity line 300 forms storage capacitance 70 with the part (shown by the thin line in drawing) projected to the space upper part of the drain electrode 302 mostly extended in the shape of a straight line in parallel with scanning-line 3a by which opposite arrangement was carried out through the insulator layer, and the drain electrode 302 prolonged in along the data line. The light-shielding film 421 is formed in the parts of the part except the contact hole 84 established in the side in alignment with scanning-line 3 of core [ of pixel electrode 9a ], and pixel electrode 9a a, i.e., the corner of pixel electrode 9a, scanning-line 3a, and data line 6a (the drawing medium wave line shows the profile). A light-shielding film 421 is formed so that the opening field of each pixel may not be narrowed and the corner of a pixel may be covered aslant. Moreover, the contact hole formation section avoids and forms. A light-shielding film 421 is formed in the location near [ a / of TFT30 right above / data-line 6 ] an upper liquid crystal layer like the after-mentioned.

[0101] The light which carries out incidence from a space perpendicular direction by this newly prepared light-shielding film 421, especially the light which advances in the direction of slant toward TFT from the corner of pixel electrode 9a can be covered effectively, and it becomes possible to prevent generating of the optical leakage current in TFT.

[0102] Next, based on drawing 13 , the cross-section structure of pixel circles of the component substrate 100 for electro-optic devices is explained. Like the previous operation gestalt, it has the TFT array substrate 10 which consists of a glass substrate or a quartz substrate, and, as for the component substrate 100 for electro-optic devices of this operation gestalt, TFT30 for the pixel switching for carrying out switching control of a light-shielding film 420, pixel electrode 9a, and the pixel electrode 9a of light transmission nature is formed in the TFT array substrate 10. The orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the pixel electrode 9a bottom.

[0103] Thus, it arranges so that pixel electrode 9a of the component substrate 100 for electro-optic devices and the counterelectrode (illustration abbreviation) which were constituted may meet; and between the TFT array substrate 10 and an opposite substrate, liquid crystal is enclosed with the space surrounded by the sealant (illustration is omitted), and the liquid crystal layer 50 is formed.

[0104] As shown in the TFT array substrate 10 at drawing 13 , TFT30 for the pixel switching for carrying out switching control of each pixel electrode 9a is formed in the location corresponding to each pixel electrode 9a.

[0105] The insulator layer (insulator layer) 12 is formed between the TFT array substrate 10 and semi-conductor layer 1a. An insulator layer 12 consists of high insulation glass or silicon oxide film, a silicon nitride film, etc. Between the TFT array substrate 10 and the insulator layer 12, the light-shielding film 420 which consists of a metal of protection-from-light nature is formed like the 3rd [ of the point ], and 4th operation gestalten. Superficially, a light-shielding film 420 is superimposed on data-line 6a, scanning-line 3a, and the capacity line 300, and is prepared as boundary \*\*\*\* of each pixel electrode in every direction. Thus, by arranging a light-shielding film 420, the light to which the light which carried out incidence has reflected and returned from the surface section of a pixel field on the base of the TFT array substrate 10 can be covered.

[0106] It has LDD (LightlyDoped Drain) structure as well as [ TFT30 for pixel switching ] a previous embodiment. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and this scanning-line 3a, Gate dielectric film 2, data-line 6a which insulate scanning-line 3a and semi-conductor layer 1a, 1d list of high concentration source fields of low concentration source field (source side LDD field) 1b of semi-conductor layer 1a and low concentration drain field (drain side LDD field) 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. One to which it corresponds of two or more pixel electrode 9a through a contact hole 84 is connected to high concentration drain field 1e.

[0107] With this operation gestalt, since the light-shielding film 421 which consists of a metal thin film of protection-from-light nature is formed so that TFT30 may be covered from the bottom with cross-section structure in the location between data-line 6a of TFT30 right above, and the liquid crystal layer 50, the incidence of the light to channel field 1a' of semi-conductor layer 1a and the LDD fields 1b and 1c can be prevented effectively.



[0108] The interlayer insulation film 4 is formed on scanning-line 3a, gate dielectric film 2, the capacity line 300, and the insulator layer 12, and the contact hole 82 and the contact hole 84 are respectively formed in the interlayer insulation film 4. Data-line 6a is electrically connected to 1d of high concentration source fields of semi-conductor layer 1a through a contact hole 82, and pixel electrode 9a is electrically connected to high concentration drain field 1e of semi-conductor layer 1a through the contact hole 84.

[0109] Data-line 6a is formed on the interlayer insulation film 4. Data-line 6a consists of a metal simple substance containing at least one of Ti, Cr, W, Ta, Mo, and Pd which are desirable opaque aluminum, aluminum alloy, or a refractory metal, an alloy, metal silicide, etc.

[0110] On data-line 6a and an interlayer insulation film 4, the light-shielding film 421 pinched by the insulator layer 7 is formed, and pixel electrode 9a or the orientation film 16 is formed on the insulator layer 7 on a light-shielding film 421. As for a light-shielding film 421, it is desirable to constitute from at least one metal simple substance, an alloy, or metal silicide among aluminum, Ti, Cr, W, Ta, Mo, and Pb(s) which are a desirable opaque metal.

[0111] Thus, a light-shielding film 421 is arranged in the location between TFT30 and the liquid crystal layers 50 on TFT30. The light which carries out incidence from a liquid crystal layer (above [ of space ]) can be prevented from hitting TFT30 by arranging to the liquid crystal layer side above TFT30. Moreover, since the light-shielding film 421 is constituted so that the corner of each pixel may be covered superficially, it becomes possible [ covering effectively the light which carries out incidence in the TFT30 direction in the direction of slant ] from the corner of each pixel. Thus, minute spacing is maintained and let the component substrate for electro-optic devices and opposite substrate which were constituted be a panel for liquid crystal displays on both sides of a liquid crystal layer in lamination and space.

[0112] Next, the electro-optic device which used the component substrate for electro-optic devices of this invention is explained.

[0113] The example of the electro-optic device which used the component substrate for electro-optic devices of this invention is shown in drawing 14 and drawing 15.

[0114] Drawing 14 (a) is the perspective view showing the example of a cellular phone. 1000 shows the body of a cellular phone and 1001 is liquid crystal equipment which used the component substrate for electro-optic devices of this invention among those.

[0115] Drawing 14 (b) is the perspective view showing the example of wrist watch mold electronic equipment. 1100 is liquid crystal equipment with which the body of a clock was shown and 1101 used the component substrate for electro-optic devices of this invention.

[0116] Drawing 14 (c) is the perspective view showing the example of pocket mold information processors, such as a word processor and a personal computer. 1200 in drawing shows an information processor and 1202 is liquid crystal equipment with which the input sections, such as a keyboard, and 1204 used the body of an information processor, and 1206 used the component substrate for electro-optic devices of this invention.

[0117] Since light does not advance into the channel field or drain field of TFT since the light which advances from the corner of a pixel electrode to TFT which is a switching element for a pixel electrode drive can be interrupted effectively, if the component substrate for electro-optic devices of this invention is used for these electro-optic devices, and leakage current does not occur in TFT, the property of TFT does not change and clear image display is obtained. The example of the projection mold indicating equipment (projector) which used as light modulation equipment the liquid crystal equipment which used the component substrate for electro-optic devices of this invention as an example of other electro-optic devices is shown in drawing 15. The projection mold display of this example S polarization flux of light by which outgoing radiation was carried out from the light source section 1710 arranged in accordance with the system optical axis L, the integrator lens 1720, the polarization lighting system 1700 by which an outline configuration is carried out from the polarization optical element 1730, and the polarization lighting system 1700 The inside of the light reflected from S polarization reflector 1401 of a polarization beam splitter 1400 and a polarization beam splitter 1400 reflected according to S polarization flux of light reflector 1401, High-reflective-liquid-crystal light modulation equipment 300B which modulates the dichroic mirror 1412 which separates the component of blue glow (B), and the separated blue glow (B), High-reflective-liquid-crystal light modulation equipment 1300R which modulates the dichroic mirror 1413 which is made to reflect the component of red light (R) among the flux of lights after blue glow was separated,



and is separated, and the separated red light (R), High-reflective-liquid-crystal light modulation equipment 1300G which modulate the remaining green light (G) which penetrates a dichroic mirror 1413, The light modulated with three high-reflective-liquid-crystal light modulation equipments 1300B, 1300R, and 1300G is compounded by dichroic mirrors 1412 and 1413 and the polarization beam splitter 1400. It consists of incident light study systems 1500 which consist of a projector lens which projects this synthetic light on a screen 1600. The liquid crystal equipment which used the component substrate for electro-optic devices of this invention, respectively is used for the three above-mentioned high-reflective-liquid-crystal light modulation equipments 1300R, 1300G, and 1300B. By using the component substrate for electro-optic devices of this invention, generating of the optical leakage current of TFT by the light which advances into the channel section of TFT from the corner of the pixel near TFT can be controlled, and it excels in a switching characteristic, and can consider as the projection mold display with which clear image display is obtained.

[0118]

[Effect of the Invention] Since according to this invention the metal membrane of protection-from-light nature is prepared in the location between TFT and a pixel electrode, and this metal membrane is moreover prepared so that the corner of a pixel electrode may be covered as explained to the detail above, the incident light from a pixel electrode, especially the light which advances in the direction of slant toward the TFT direction from the corner of a pixel electrode can be covered effectively. Consequently, the clear display screen can be obtained, without the property of TFT as a switching element changing without optical leakage current occurring in TFT.

---

[Translation done.]

#### \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.  
2. \*\*\*\* shows the word which can not be translated.  
3. In the drawings, any words are not translated.

---

#### DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the planar structure of the 1st operation gestalt of the component substrate for electro-optic devices of this invention.

[Drawing 2] It is a sectional view in alignment with line A-A' of the component substrate for electro-optic devices shown in drawing 1 .

[Drawing 3] It is drawing showing the planar structure of the 2nd operation gestalt of the component substrate for electro-optic devices of this invention.

[Drawing 4] It is a sectional view in alignment with line B-B' of the component substrate for electro-optic devices shown in drawing 3 .

[Drawing 5] It is drawing showing the planar structure of the 3rd operation gestalt of the component substrate for electro-optic devices of this invention.

[Drawing 6] It is a sectional view in alignment with line C-C' of the component substrate for electro-optic devices shown in drawing 5 .

[Drawing 7] It is a sectional view in alignment with line X-X' of the component substrate for electro-optic devices shown in drawing 5 .

[Drawing 8] It is a sectional view in alignment with line Y-Y' of the component substrate for electro-optic devices shown in drawing 5 .

[Drawing 9] It is a sectional view in alignment with line Z-Z' of the component substrate for electro-optic devices shown in drawing 5 .

[Drawing 10] It is drawing showing the planar structure of the 4th operation gestalt of the component substrate for electro-optic devices of this invention.

[Drawing 11] It is a sectional view in alignment with line D-D' of the component substrate for electro-optic devices shown in drawing 10 .

[Drawing 12] It is drawing showing the planar structure of the 5th operation gestalt of the component substrate for electro-optic devices of this invention.

[Drawing 13] It is a sectional view in alignment with line E-E' of the component substrate for electro-optic devices shown in drawing 12 .

[Drawing 14] It is drawing showing an example of the electro-optic device which used the component substrate for electro-optic devices of this invention.

[Drawing 15] It is drawing showing other examples of the electro-optic device which used the component substrate for electro-optic devices of this invention.

[Drawing 16] It is drawing showing the conventional planar structure of the component substrate for electro-optic devices.

[Drawing 17] It is a sectional view in alignment with line P-P' of the conventional component substrate for electro-optic devices shown in drawing 16 .

[Description of Notations]

1a ... Semi-conductor layer

1a' ... Channel field

1b ... Low concentration source field

1c ... Low concentration drain field

1d ... High concentration source field

1e ... High concentration drain field

3a ... Scanning line

6a ... Data line

9a ... Pixel electrode

10 ... TFT array substrate

11a ... Light-shielding film

16 ... Orientation film

30 ... TFT

50 ... Liquid crystal layer

70 ... Storage capacitance

81, 82, 83, 84, ACNT, BCNT, CCNT, DCNT, ICONT ... Contact hole

100 ... Component substrate for electro-optic devices

300 ... Capacity line

420,421 ... Light-shielding film

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CORRECTION OR AMENDMENT

[Kind of official gazette] Printing of amendment by the convention of 2 of Article 17 of Patent Law

[Section partition] The 2nd partition of the 6th section

[Publication date] February 24, Heisei 17 (2005. 2.24)

[Publication No.] JP,2002-90721,A (P2002-90721A)

[Date of Publication] March 27, Heisei 14 (2002. 3.27)

[Application number] Application for patent 2000-285936 (P2000-285936)

[The 7th edition of International Patent Classification]

G02F 1/1335

G02F 1/1368

G09F 9/30

[FI]

G02F 1/1335 500

G09F 9/30 338

G09F 9/30 349 C

G02F 1/136 500

[Procedure revision]

[Filing Date] March 25, Heisei 16 (2004. 3.25)

[Procedure amendment 1]

[Document to be Amended] Specification

[Item(s) to be Amended] Claim

[Method of Amendment] Modification

[The contents of amendment]

[Claim(s)]

[Claim 1]

Two or more scanning line and two or more data lines which were formed in the shape of a matrix on the substrate The transistor electrically connected to said scanning line and data line The pixel electrode electrically connected to said transistor It is the component substrate for electro-optic devices equipped with the above, and width of face in which the light-shielding film by which the laminating was carried out between said transistors and pixel electrodes carried out flat-surface projection is made broad near [ transistor ] this, and it is characterized by constituting so that the corner of a pixel electrode may be covered.

[Claim 2]

The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being a capacity line.

[Claim 3]

The component substrate for electro-optic devices according to claim 2 characterized by overlapping said capacity line on the scanning line, and arranging it in the planar structure of this component substrate.

[Claim 4]

The component substrate for electro-optic devices according to claim 2 with which said capacity line is characterized by being arranged at the scanning line and parallel in the planar structure of this component substrate.

[Claim 5]

The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being signal wiring.

[Claim 6]

The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being the both sides of a capacity line and signal wiring.

[Claim 7]

The component substrate for electro-optic devices according to claim 1 with which the light-shielding film constituted so that the corner of said pixel electrode might be covered is characterized by being prepared between a pixel electrode and signal wiring in the cross-section structure of this component substrate.

[Claim 8]

The component substrate for electro-optic devices given in either of claim 1 to claims 7 characterized by being constituted and the light-shielding film constituted so that the corner of said pixel electrode might be covered becoming so that the four corners of each pixel may be interrupted aslant.

[Claim 9]

The electro-optic device characterized by providing the component substrate for electro-optic devices of a publication in either of claim 1 to claims 8.

[Procedure amendment 2]

[Document to be Amended] Specification

[Item(s) to be Amended] 0019

[Method of Amendment] Modification

[The contents of amendment]

[0019]

[Means for Solving the Problem]

In order to solve this technical problem, the component substrate for electro-optic devices of this invention Two or more scanning line and two or more data lines which were formed in the shape of a matrix on the substrate, It is the component substrate for electro-optic devices which has the transistor electrically connected to said scanning line and data line, and the pixel electrode electrically connected to said transistor. Width of face in which the light-shielding film by which the laminating was carried out between said transistors and pixel electrodes carried out flat-surface projection was made broad near [ transistor ] this, and it constituted so that the corner of a pixel electrode might be covered.

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-90721

(P2002-90721A)

(43) 公開日 平成14年3月27日 (2002.3.27)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターミナル (参考)
G 0 2 F 1/1335	5 0 0	G 0 2 F 1/1335	5 0 0 2 H 0 9 1
1/1368		G 0 9 F 9/30	3 3 8 2 H 0 9 2
G 0 9 F 9/30	3 3 8		3 4 9 C 5 C 0 9 4
	3 4 9	G 0 2 F 1/136	5 0 0

審査請求 未請求 請求項の数 9 O L (全 18 頁)

(21) 出願番号 特願2000-285936 (P2000-285936)

(22) 出願日 平成12年9月20日 (2000.9.20)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 倉科 久樹

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

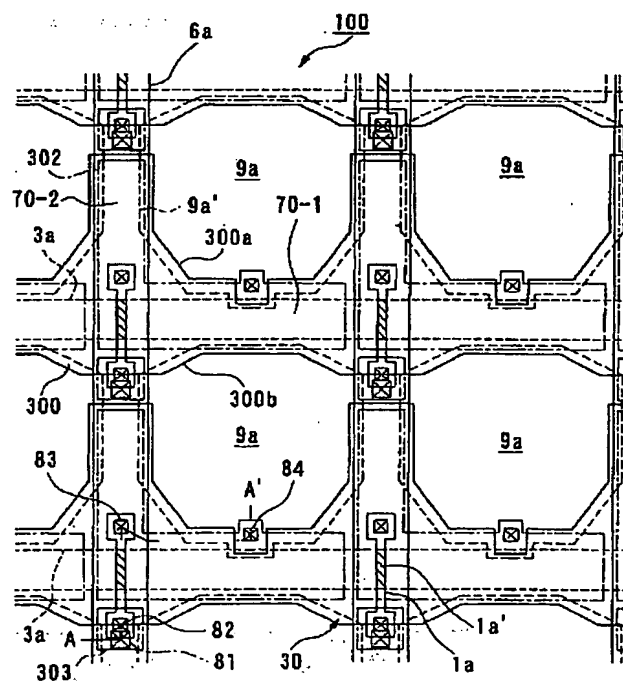
最終頁に続く

(54) 【発明の名称】 電気光学装置用素子基板及びそれを用いた電気光学装置

(57) 【要約】

【課題】 画素の隅部から進入する光によってトランジスタ素子に励起される光リーク電流の発生を防止して、スイッチング素子の性能の変化を防ぐ。

【解決手段】 トランジスタ素子と液晶層との間にある遮光性の金属膜によって画素の隅部を覆うことによって、画素の隅部からトランジスタ素子部に進入する光を遮蔽する。トランジスタ素子と液晶層との間にある遮光性の金属膜としては、データ線、容量線のいずれかあるいは双方を画素の隅部で幅広に構成することにより利用することができる。また、トランジスタ素子と液晶層との間に新たな遮光膜を設け、画素の隅部を覆うように構成しても良い。



(2)

## 【特許請求の範囲】

【請求項1】 基板上にマトリクス状に形成された複数の走査線及び複数のデータ線と、前記走査線とデータ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置用素子基板であって、前記トランジスタと画素電極との間に積層された遮光膜の平面投影した幅を該トランジスタ近傍で幅広にして、画素電極の隅部を遮蔽するように構成したことを特徴とする電気光学装置用素子基板。

【請求項2】 前記画素電極の隅部を遮蔽するように構成した遮光膜が、容量線であることを特徴とする請求項1に記載の電気光学装置用素子基板。

【請求項3】 前記容量線が、該素子基板の平面構造において、走査線と重畳して配置されていることを特徴とする請求項2に記載の電気光学装置用素子基板。

【請求項4】 前記容量線が、該素子基板の平面構造において、走査線と平行に配置されていることを特徴とする請求項2に記載の電気光学装置用素子基板。

【請求項5】 前記画素電極の隅部を遮蔽するように構成した遮光膜が、信号配線であることを特徴とする請求項1に記載の電気光学装置用素子基板。

【請求項6】 前記画素電極の隅部を遮蔽するように構成した遮光膜が、容量線と信号配線の双方であることを特徴とする請求項1に記載の電気光学装置用素子基板。

【請求項7】 前記画素電極の隅部を遮蔽するように構成した遮光膜が、該素子基板の断面構造において、画素電極と信号配線の間に設けられていることを特徴とする請求項1に記載の電気光学装置用素子基板。

【請求項8】 前記画素電極の隅部を遮蔽するように構成した遮光膜が、各画素の四隅を斜めに遮るように構成されてなることを特徴とする請求項1から請求項7のいずれかに記載の電気光学装置用素子基板。

【請求項9】 請求項1から請求項8のいずれかに記載の電気光学装置用素子基板を具備することを特徴とする電気光学装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、電気光学装置用素子基板及びそれを用いた電気光学装置に関し、特に、画素電極の隅部の遮光性能を高めたものである。

## 【0002】

【従来の技術】 絶縁基板上にマトリクス状に形成された複数の走査線及び複数のデータ線と、前記走査線とデータ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置は、構造は複雑であるがスイッチ特性が高く、高画質が安定して実現できるので、液晶表示装置として広く使われている。液晶表示装置に使われるトランジスタとしては、絶縁基板上にシリコン薄膜を形成し、そのシリコン薄膜上にトランジスタを形成したTFT (Thin Film Transistor

) が使用されている。TFTを用いたアクティブマトリクス方式の電気光学装置では、基板表面からの光がTFTのチャンネル領域やドレイン領域に入射し、光リーク電流の発生によりトランジスタ素子としての画素スイッチング用TFTの特性を変化させる問題がある。TFTへの光の入射を防ぐため、マトリクス状に配列された各画素部の開口領域の周りにTFTを設け、この開口領域の周りに一体的に格子状の遮光膜を形成する手段が知られている。

【0003】 例えば液晶装置を使用したプロジェクター等の投射型表示装置では、通常光透過性基板の表面から光が照射されるため、これが基板上に形成されたトランジスタのチャンネル領域に入射して、光リーク電流を生じる。この光リーク電流を防ぐため、対向基板のトランジスタ直上に遮光層を設ける構造とするのが一般的である。

【0004】 また、アクティブマトリクス方式の電気光学装置では、表示画面におけるフリッカや焼き付きを防止するため、画素電極が構成する容量に見合った蓄積容量を設ける必要がある。このため開口領域の周りには、走査線、データ線、容量線、TFTあるいは蓄積容量を合理的に配置し、その上でTFTへの光の入射を防ぐための遮光膜を形成する必要がある。このようなTFTアレイ基板の一例を図16及び図17に挙げて説明する。

【0005】 図16は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の一部を拡大して示す平面図、また、図17は、図16の線P-P'に沿った断面図である。なお、図16、17においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎の縮尺は異なっている。

【0006】 図16はTFTアレイ基板の画素部（画像表示領域）内の平面構造を示す。液晶表示装置のTFTアレイ基板上の画素部内には、マトリクス状に複数の透明な画素電極9a（点線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に沿って各々データ線6a、走査線3a及び容量線3bが設けられている。データ線6aは、コンタクトホール5を介して単結晶シリコン層の半導体層1aのうち後述のソース領域に電気的に接続されており、画素電極9aは、コンタクトホール8を介して半導体層1aのうち後述のドレイン領域に電気的に接続されている。また、半導体層1aのうちチャンネル領域（図中左上りの斜線の領域）に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する。

【0007】 容量線3bは、走査線3aに沿ってほぼ直線状に伸びる本線部（即ち、平面的に見て、走査線3aに沿って形成された第1領域）と、データ線6aと交差する箇所からデータ線6aに沿って前段側（図中、上向き）に突出した突出部（即ち、平面的に見て、データ線

(3)

3

6 a に沿って延設された第2領域)とを有する。

【0008】そして、図中右上がりの斜線で示した領域には、複数の第1遮光膜11aが設けられている。より具体的には、第1遮光膜11aは夫々、画素部において半導体層1aのチャネル領域を含むTFTをTFTアレ  
イ基板の側から見て覆う位置に設けられており、更に、容量線3bの本線部に対向して走査線3aに沿って直線  
状に伸びる本線部と、データ線6aと交差する箇所から  
データ線6aに沿って隣接する段側(即ち、図中下向  
き)に突出した突出部とを有する。第1遮光膜11aの  
各段(画素行)における下向きの突出部の先端は、デ  
ータ線6a下において次段における容量線3bの上向きの  
突出部の先端と重ねられている。この重なった箇所  
には、第1遮光膜11aと容量線3bとを相互に電氣的  
に接続するコンタクトホール13が設けられている。即  
ち、本実施形態では、第1遮光膜11aは、コンタクト  
ホール13により前段あるいは後段の容量線3bに電氣  
的に接続されている。1fは第1蓄積容量電極である。

【0009】図16に示すように、このTFTアレ  
イ基板の構造では各画素電極9aの開口領域の周りの走査線  
3aが配置された部分に平行して容量線を配置し、走査  
線の配置された部分に蓄積容量70を配置してある。ま  
た、データ線6aが配置された部分にも重畳して容量線  
3bを配置して蓄積容量70を形成してある。そして平  
面上でTFTに重なるように第1遮光膜11aが設けら  
れている。

【0010】図17は液晶装置の断面構造を示す。液晶  
装置は、光透過性基板の一例を構成するTFTアレ  
イ基板10と、これに対向配置される透明な対向基板20と  
を備えている。

【0011】TFTアレ  
イ基板10には、画素スイッ  
チング用のTFT30が設けられている。TFT30を構  
成する半導体層1aの高濃度ソース領域1dにデータ線  
6aが接続され、高濃度ドレイン領域1eに画素電極9  
aが接続されている。画素電極9aの上側には配向膜1  
6が設けられている。

【0012】TFTへの光の入射を防ぐため、TFTア  
レイ基板10上の各画素スイッチング用のTFT30に  
対応する位置には、第1遮光膜11aが設けられてい  
る。これにより画素電極方向から入射した光が、TFT  
アレ  
イ基板10の底面で反射して戻ってきた光がTFT  
30のチャネル領域1a'やLDD領域1b、1cに入  
射するのを未然に防ぐように構成されている。

【0013】一方、対向基板20には、その全面に渡っ  
て対向電極(共通電極)21が設けられており、その下  
側には配向膜22が設けられている。

【0014】更に、対向基板20には各画素部の開口領  
域以外の領域に第2遮光膜23が設けられている。この  
ようにして、対向基板20の画素電極側からの入射光  
が、画素スイッチング用のTFT30の半導体層1aの

4

チャネル領域1a'やLDD(Lightly Doped Drain)  
領域1b及び1cに進入するのを防いでいる。

【0015】

【発明が解決しようとする課題】しかしながら、上述の  
図16や図17に示す構造では、各画素電極9aは正方  
形に構成されており、各画素電極9aの開口部は開口部  
周囲を縦横に走る走査線3a、データ線3b及び容量線  
3bが直角に交わって構成されている。TFT30は各  
画素電極9aに対応して走査線3aとデータ線3bの交  
差部分に形成されている。このためTFTアレ  
イ基板に  
対して垂直な方向から入射する光は第2遮光膜23によ  
って遮蔽できるが、TFTアレ  
イ基板に対して画素電極  
9aの方向から斜め方向に入射する光は遮光することが  
できない。第2遮光膜23はTFT30のかなり上方に  
配置されているので、画素の斜め方向からの進入光を効  
果的に遮蔽することはできない。このような液晶装置で  
は、各画素電極9aの開口部からスイッチング用TFT  
のチャネル領域やドレイン領域に光が入射し、TFTに  
リーク電流が発生して、画素スイッチング用素子として  
のTFTの特性が変化して、鮮明な画像表示が得られな  
い。

【0016】特に、液晶プロジェクターに用いられる液  
晶表示装置においては、チャネル部に進入する光による  
トランジスタの光リークが問題とされてきた。なかでも  
トランジスタに近い画素のコーナー部分からの光の進入  
が問題となってきた。

【0017】トランジスタの上部に遮光層を設ける一般  
的な構造としても、支持基板が光透過性である場合は、  
表面から入射した光が基板裏面側の界面で反射してチャ  
ネル部に戻り光として入射することがある。この戻り光  
は、表面から照射される光量に対する割合としては僅か  
であるが、プロジェクタなどの非常に強力な光源を用い  
る装置においては十分に光リーク電流を生じうる。すな  
わち、この基板裏面からの戻り光は素子のスイッチング  
特性に影響を及ぼしデバイスの特性を変化させる。従っ  
て基板表面の、特に画素コーナー部から入射する光を極  
力少なくしなければならない。

【0018】本発明は、かかる課題を解決するためにな  
されたもので、TFTアレ  
イ基板に対して斜め方向から  
入射する光も遮光することができるTFTアレ  
イ基板を  
提供することを目的としている。さらに、TFTアレ  
イ基板を使用したスイッチング特性に優れ、鮮明な画像表  
示が得られる電気光学装置を提供することを目的とす  
る。

【0019】

【課題を解決するための手段】かかる課題を解決するた  
め、本発明の電気光学装置用素子基板は、基板上にマト  
リクス状に形成された複数の走査線及び複数のデータ線  
と、前記走査線とデータ線に接続されたトランジスタ  
と、前記トランジスタに接続された画素電極とを有する

(4)

5

電気光学装置用素子基板であって、前記トランジスタと画素電極との間に積層された遮光膜の平面投影した幅を該トランジスタ近傍で幅広にして、画素電極の隅部を遮蔽するように構成した。

【0020】このような本発明の構成にすれば、画素電極の開口部はやや狭くなるものの、TFTアレイ基板の画素電極開口部から斜め方向にTFTに向かって入射する光を遮光することができ、光リーク電流の発生によりトランジスタ素子としての画素スイッチング用TFTの特性を劣化させることがない、電気光学装置用素子基板を実現することができる。

【0021】本発明の電気光学装置素子基板においては、前記画素電極の隅部を遮蔽するように構成した遮光膜として、容量線を利用することができる。また、前記画素電極の隅部を遮蔽するように構成した遮光膜として、データ線も利用することができる。

【0022】これらの各配線は、画素電極の周囲に格子状に配置されているので、これらの遮光膜を利用して、その格子の交差部分の近傍で線幅を広く構成することにより、画素電極の開口部から各画素の隅部に設けられたTFT部へ入射する光を有効に遮光することが可能となる。幅広に構成する線の製造方法は、容量線やデータ線を形成する際のパターンニング形状を変えるのみで、特別な工程を設けなくても形成できる利点がある。

【0023】また、本発明の電気光学装置素子基板においては、前記容量線が、該素子基板の平面構造において、走査線と重畳して配置されていてもよく、又は前記容量線が、該素子基板の平面構造において、走査線と平行に配置されていても良い。

【0024】前者の容量線が走査線と重畳して配置されている場合は、容量線の幅を各画素間の間隔一杯に取ることができ、蓄積容量を大きくとることが可能となる。また、後者の容量線が走査線と平行に配置されている場合は、各画素間の間隔によって容量線の幅は制限されるものの、同一工程で容量線と走査線を形成できる点で有利である。

【0025】また、本発明の電気光学装置素子基板においては、前記画素電極の隅部を遮蔽するように構成した遮光膜が、該素子基板の断面構造において、画素電極とデータ線の間の位置に設けられているものであっても良い。

【0026】製造工程は1工程増加するが、容量線やデータ線にとらわれずに必要な位置に必要な形状の遮光膜を設けることにより、より効果的な遮光が可能となる。さらに、本発明の電気光学装置素子基板においては、前記画素電極の隅部を遮蔽するように構成した遮光膜が、各画素電極の四隅を斜めに遮るように構成された遮光膜とすることが好ましい。通常TFTは、各画素電極の隅部に形成するので、画素電極の四隅を遮光しておけば、あらゆる方向からの斜め入射光を遮蔽することができ

6

る。勿論四隅ではなく遮蔽の必要な方向にのみ遮光膜を設けても良い。また、各画素電極を遮蔽する遮光膜の形状は特に制限はないが、各画素電極の四隅を斜めに遮るように遮光すれば、画素電極の開口部を狭めることなく、どの方向からの斜め入射光に対しても遮蔽の効果を有するものとなる。さらに、本発明の電気光学装置は請求項1から請求項8のいずれかに記載の画素電極の隅部を遮光膜を用いて遮蔽する構造の素子基板を具備した電気光学装置である。

【0027】本発明の電気光学装置は、画素電極隅部からTFT部に向かって斜めに入射する光を遮蔽しているので、TFTにリーク電流が発生するのを防止でき、画素スイッチング用素子としてのTFTの特性が変化することはない。従ってより鮮明な表示画像を得ることが可能になる。

【0028】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。なお、実施の形態の各図においても、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎の縮尺は同一ではなく、異ならせてある。

【0029】（第1の実施形態）図1と図2は本発明の第1の実施形態の電気光学装置用素子基板の構造を示す図であり、図1はデータ線、走査線、画素電極、遮光膜等が形成された、本発明の第1の実施形態の電気光学装置用素子基板の、相隣接する複数の画素群を拡大して示した平面図を、図2は図1の線A-A'に沿った断面図を示す。図1に示すように、本実施形態では紙面で左右に走る容量線300をTFT30の近傍で幅広に形成して、画素電極9aの隅部からの光の入射に対する遮光層の役割を担わせている。

【0030】先ず、図1に基づいて、本発明の電気光学装置用素子基板の画素部（画像表示領域）内の平面構造について詳細に説明する。

【0031】図1に示すように、本発明の第1実施形態の電気光学装置用素子基板100は、TFTアレイ基板上の画素部内に、マトリクス状に複数の透明な画素電極9a（破線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に沿って各々データ線6a、走査線3aが設けられている。データ線6aに沿った各画素電極9aの隅部には、画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。

【0032】データ線6aは、コンタクトホール81を介して後述のソース電極303に電気的に接続されており、画素電極9aは、走査線3aに沿った辺に設けられたコンタクトホール84を介して後述のドレイン電極302に電気的に接続されている。また、半導体層1aのうちチャネル領域1a'（図1中左上りの斜線の領域）に対向するように走査線3aが配置されており、走査線



(5)

7

3 aはゲート電極としても機能する。TFT 30の一端側にはコンタクトホール81及び82が設けられている。コンタクトホール81はデータ線6aと中継電極としてのソース電極303（図中鎖線で示してある）とを電氣的に接続しており、コンタクトホール82はソース電極303と半導体層1aの高濃度ソース領域1dとを電氣的に接続している。TFT 30の他端側にはコンタクトホール83が設けられており、コンタクトホール83は中継電極としてのドレイン電極302と半導体層1aの高濃度ドレイン領域1eとを電氣的に接続している。

【0033】容量線300は走査線3aに重畳して画素電極9aの境界に沿って紙面左右方向に設けられている。容量線300は、走査線3aに沿ってほぼ直線状に伸びる本線部（即ち、平面的に見て、走査線3aに重なって形成された第1領域）と、データ線6aと交差する箇所からデータ線6aに沿って紙面で上下方向に張出した張出部（即ち、平面的に見て、データ線6aの走る方向に張出した第2領域）とを有する。そして、容量線300は、TFT 30近傍の上記張出部分において、画素電極9aの隅部を覆うように斜めに幅広に形成されている。図1の容量線300の幅広部分300a及び300bにおいては、画素電極9aの紙面下側の隅部に設けられた幅広部分300aの方が、画素電極9aの紙面上側の隅部に設けられた幅広部分300bよりもやや大きく形成されている。このような構造とすることにより、容量線300の幅広部分300a及び300bは、夫々各画素部においてTFTアレ基板10の液晶層50側

（紙面垂直方向）から見て、半導体層1aのチャネル領域1a'を含むTFT 30を覆う位置に設けてある。

【0034】さらに容量線300は、走査線3aに重畳してほぼ直線状に伸びる本線部において、絶縁膜を介して重畳して対向配置されたL字状のドレイン電極302（図中鎖線で示されている）とともに、蓄積容量70-1を形成している。

【0035】ドレイン電極302は、データ線6aと交差する箇所からデータ線6aに沿って紙面で上方向に突出した突出部（即ち、平面的に見て、データ線6aに重なって延設された領域）を形成している。さらにドレイン電極302は、データ線6aの紙面で上方向に張出した突出部分において絶縁膜を介して容量線300と重畳して配置され、蓄積容量70-2を形成している。

【0036】これらの結果、データ線6a近傍の領域及び走査線3a近傍の領域といった、液晶のディスクリネーションが発生する領域（即ち、容量線300が形成された領域）である、開口領域を外れたスペースを有効に利用して、画素電極9aの蓄積容量を増やしている。このように本実施の形態では蓄積容量70-1と蓄積容量70-2によって容量を確保し表示画面の安定化をはかっている。

8

【0037】次に、図2に基づいて、電気光学装置用素子基板100の画素部内の断面構造について説明する。まず、断面構造の概要について説明すると、電気光学装置用素子基板100は光透過性の、例えばガラス基板や石英基板からなるTFTアレ基板10を備えており、TFTアレ基板10には、画素電極9a及び画素電極9aをスイッチング制御するための画素スイッチング用のTFT 30が設けられている。画素電極9aの上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO膜などの透明導電性膜からなる。また配向膜16は例えば、ポリイミド膜などの有機樹脂膜からなる。

【0038】このように構成された電気光学装置用素子基板100の画素電極9aと対向電極（図示省略）とが対面するように配置して、TFTアレ基板10と対向基板との間には、シール材（図示を省略）により囲まれた空間に液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び対向電極の配向膜により所定の配向状態を採る。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、二つの基板をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【0039】TFTアレ基板10には、図2に示すように、各画素電極9aに対応する位置に、各画素電極9aをスイッチング制御するための画素スイッチング用のTFT 30が設けられている。

【0040】さらに詳細に説明すると、TFTアレ基板10と半導体層1aとの間には、絶縁膜（絶縁体層）12が設けられている。絶縁膜12は、TFTアレ基板10の全面に形成されており、TFTアレ基板10からの不純物の影響を排除して半導体素子としてのTFT 30を形成するためのものである。

【0041】絶縁膜12は、例えば、NSG（ノンドープトシリケートガラス）、PSG（リンシリケートガラス）、BSG（ボロンシリケートガラス）、BPSG（ボロンリンシリケートガラス）などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。

【0042】画素スイッチング用のTFT 30は、LDD（Lightly Doped Drain）構造を有しており、走査線3a、該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜2、データ線6a、半導体層1aの低濃度ソース領域（ソース側LDD領域）1b及び低濃度ドレイン領域（ドレイン側LDD領域）1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。ソース領域1

(6)

9

b及び1 d並びにドレイン領域1 c及び1 eは、半導体層1 aに対し、n型又はp型のいずれかのチャネルを形成するのに応じて、所定濃度のn型用又はp型用のドーパントをドーピングすることにより形成されている。n型チャネルのTFTは、動作速度が速いという利点があり、画素のスイッチング素子である画素スイッチング用のTFT 30として用いられることが多い。

【0043】画素スイッチング用のTFT 30は、好ましくは上述のようにLDD構造を持つが、低濃度ソース領域1 b及び低濃度ドレイン領域1 cに不純物イオンの打ち込みを行わないオフセット構造を持っても良いし、ゲート電極3 aをマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。

【0044】走査線3 a、ゲート絶縁膜2及び絶縁膜12の上には、層間絶縁膜311が形成されている。層間絶縁膜311の上には、ドレイン電極302及びソース電極303が形成されている。層間絶縁膜311には高濃度ソース領域1 dへ通じるコンタクトホール82及び高濃度ドレイン領域1 eへ通じるコンタクトホール83が各々形成されている。このコンタクトホール82を介して、ソース電極303が高濃度ソース領域1 dに電気的に接続されている。また、コンタクトホール83を介して、ドレイン電極302が半導体層1 aの高濃度ドレイン領域1 eに電気的に接続されている。

【0045】ドレイン電極302及びソース電極303の上には絶縁膜301が形成されており、該絶縁膜を挟んでドレイン電極302と対向する位置には容量線300が配置されている。容量線300は遮光膜を兼ねており、TFT 30の上方に配置されているので、紙面上方から進入する光を効果的に遮ってTFT 30に当たらないようにすることができる。

【0046】本実施形態では、容量線300とドレイン電極302とは絶縁膜301を介して重畳するよう積層して配置され、蓄積容量70-1を形成している。

【0047】容量線300は、好ましくはTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等の遮光性の高融点金属や、Al等の遮光性の金属膜等から構成する。

【0048】高融点金属材料から構成すれば、TFTアレイ基板10上の容量線300の形成工程の後に行われるデータ線6 aの形成等の素子基板の形成工程における高温処理により、容量線300が破壊されたり溶融しないようにできる。本実施形態においては、TFTアレイ基板10には遮光膜を兼ねた容量線300がTFT 30の上部に形成されているので、TFTアレイ基板10の液晶層50側からの光が画素スイッチング用のTFT 30のチャネル領域1 a'やLDD領域1 b、1 cに入射する事態を未然に防ぐことができる。図1に示すように、容量線300は画素電極9 aの隅部を覆うようにTFT 30

10

F T近傍において幅広部分300 a、300 bを構成しているため、画素電極9 aの隅部からTFT 30に向かって斜め方向に進入する光を遮蔽することができる。従って、光リーク電流の発生によりトランジスタ素子としてのTFT 30の特性が変化することはない。

【0049】容量線300及び絶縁膜301の上には層間絶縁膜312が配置されており、層間絶縁膜312には先のコンタクトホール81と84が形成されている。層間絶縁膜312の上にはデータ線6 aが形成されている。データ線6 aは、Al等の金属膜や金属シリサイド等の合金膜などの遮光性の薄膜から構成されている。データ線6 aの上には絶縁膜7が形成されており、絶縁膜7の上には画素電極9 a又は配向膜16が形成されている。

【0050】コンタクトホール81を介してソース電極82とデータ線6 aが電気的に接続される。また、コンタクトホール84を介してドレイン電極302と画素電極9 aが電気的に接続される。

【0051】このように構成された電気光学装置用素子基板100と対向基板とを微小間隔を保って貼り合わせ、空間に液晶層を挟んで液晶表示用パネルとする。

【0052】(第2の実施形態)図3と図4は本発明の第2の実施形態の電気光学装置用素子基板の構造を示す図であり、図3はデータ線、走査線、画素電極、遮光膜等が形成された、電気光学装置用素子基板の相隣接する複数の画素群を拡大して示した平面図を、図4は図3の線B-B'に沿った断面図を示す。本第2の実施形態が先の第1の実施形態と異なる点は、容量線300を幅広に形成するのに替えて、図3に示すように紙面で上下に走るデータ線6 aをTFT 30の近傍で幅広に形成して、画素電極9 aの隅部からの光の入射に対する遮光層の役割を担わせている。

【0053】先ず、図3に基づいて、本発明の電気光学装置用素子基板の画素部(画像表示領域)内の平面構造について詳細に説明する。なお、図3と図4においては図1と図2と同一の機能を有する構成部材には同一の符号を付して示している。

【0054】図3に示すように、電気光学装置用素子基板100は、TFTアレイ基板10上の画素部内に、マトリクス状に複数の透明な画素電極9 a(破線部9 a'により輪郭が示されている)が設けられており、画素電極9 aの縦横の境界に各々沿ってデータ線6 a、走査線3 aが設けられている。データ線6 aに沿った各画素電極9 aの隅部には、画素電極9 aをスイッチング制御するための画素スイッチング用のTFT 30が設けられている。

【0055】データ線6 aは、コンタクトホール81を介して後述のソース電極303に電気的に接続されている。半導体層1 aのうちチャネル領域1 a'(図1中左上りの斜線の領域)に対向するように走査線3 aが配置

(7)

11

されており、走査線3aはゲート電極としても機能する。データ線6aは、直線状に伸びているが走査線3aと交差する部分で走査線3aの方向（即ち、平面的に見て紙面の左右方向）に張出した幅広部分6a'を有している。そして、データ線6aは、TFT30近傍の上記幅広部分6a'において、画素電極9aの隅部を覆うように斜めに幅広に形成されている。このような構造とすることにより、データ線6aの幅広部分6a'は、夫々各画素部においてTFTアレ基板上の液晶層50側（紙面垂直方向）から進入する光を遮るとともに各画素の隅部からTFT30方向に対して斜めに進入する光も遮って、半導体層1aのチャネル領域1a'を含むTFT30に入射する光を効果的に遮蔽することができるようにした。

【0056】画素電極9aの走査線3aに沿った辺にはコンタクトホール84が設けられており、画素電極9とドレイン電極302とが電気的に接続されている。TFT30の一端側にはコンタクトホール81及び82が設けられている。コンタクトホール81は、データ線6aと中継電極としてのソース電極303（図中鎖線で示してある）とを電気的に接続しており、コンタクトホール82はソース電極303と半導体層1aの高濃度ソース領域1dとを電気的に接続している。TFT30の他端側にはコンタクトホール83が設けられており、コンタクトホール83は中継電極としてのドレイン電極302と半導体層1aの高濃度ドレイン領域1eとを電気的に接続している。

【0057】容量線300は、走査線3aに重畳して画素電極9aの境界に沿って紙面左右方向に設けられている。さらに、容量線300は、データ線6aとも重畳してほぼ直線状に設けられている。

【0058】さらに容量線300は、走査線3aに重畳してほぼ直線状に伸びる部分において、絶縁膜を介して重畳して対向配置されたL字状のドレイン電極302（図中鎖線で示されている）とともに、蓄積容量70-1を形成している。また、データ線6aに重畳してほぼ直線状に伸びる部分において、絶縁膜を介して重畳して対向配置されたドレイン電極302（図中鎖線で示されている）とともに、蓄積容量70-2を形成している。

【0059】これらの結果、データ線6a近傍の領域及び走査線3a近傍の領域の、液晶のディスクリネーションが発生する領域（即ち、容量線300が形成された領域）である開口領域を外れたスペースを有効に利用して、画素電極9aの蓄積容量を増やしている。このように本実施の形態では蓄積容量70-1と蓄積容量70-2によって容量を確保し表示画面の安定化をはかっている。

【0060】次に、本第2実施形態における電気光学装置用素子基板100の画素部内の断面構造は、図4に示すとおりであり、図3においてコンタクトホール81、

12

82TFT30及びコンタクトホール84を通る線B-B'の沿って切断しているの、図2に示す第1実施の形態の場合とまったく同じ構造となる。従ってここでは説明は省略する。以上のように本実施の形態では、データ線6aをTFT近傍で平面上幅広に構成し、しかも画素の隅部を覆うように斜めに幅広に構成したので、画素領域の開口部、特に画素の隅部からTFTに向かって斜め方向に進入する光を効果的に遮蔽することができる。その結果、TFTに光リーク電流が発生することもなく、TFTのスイッチング特性が変化することもないので、安定した鮮明な表示画面が得られる。

【0061】（第3の実施形態）次に、図5から図9に本発明の第3の実施形態を示す。尚、図5から図9においても同一機能を有する構成部材については同一の符号を付した。

【0062】図5から図9は本発明の第3の実施形態の電気光学装置用素子基板の構造を示す図であり、図5は一つの画素電極9aの隅部にTFT30が設けられ、各画素電極9aの境界に沿ってデータ線、走査線が形成された、本発明の電気光学装置用素子基板の一部分を拡大して示した平面図である。図6は図5の線C-C'に沿った断面図を示し、図7は図5の線X-X'に沿った断面図を示し、図8は図5の線Y-Y'に沿った断面図を示し、図9は図5の線Z-Z'に沿った断面図を示す。本第3の実施形態が先の第1及び第2の実施形態とことなる点は、容量配線を2個に分割し、データ線沿いではデータ線と画素電位の容量電極の間に固定電位の容量電極を配置して、容量カップリングによりデータ線と画素電位の容量電極がお互いに影響して表示に悪影響するのを防いでいる。また、走査線沿いでは画素電位の容量電極と走査線の間に固定電位の容量電極を配置して、容量カップリングにより画素電位の容量電極と走査線がお互いに影響するのを防いでいる。

【0063】そして、それぞれの容量配線をTFT近傍で幅広に構成した点である。そして画素電極の隅部のTFT近傍で幅広に拡張された容量線の部分に画素電極用のコンタクトホールを設けた点である。

【0064】先ず、図5に基づいて、本発明の電気光学装置用素子基板100の画素部（画像表示領域）内の平面構造について詳細に説明する。

【0065】図5に示すように、本発明の第3実施形態の電気光学装置用素子基板100は、TFTアレ基板上の画素部内にマトリクス状に複数の透明な画素電極9a（破線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に沿って各々データ線6a、走査線3aが設けられている。データ線6aに沿った各画素電極9aの隅部には、画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。TFT30の一端側にはコンタクトホールACNTが設けられており、他端側にはコン

(8)

13

タクトホールBCNTが設けられている。データ線6aは、コンタクトホールACNTを介して後述の半導体層1aの高濃度ソース領域1dに電氣的に接続されており、後述の容量電極403a(図中細い実線で示す)がコンタクトホールBCNTを介して半導体層1aの高濃度ドレイン領域1eに電氣的に接続されている。さらにデータ線6a方向にはコンタクトホールSCNTが設けられており、後述の容量電極404aと遮光膜11a

(図中破線で示す)が電氣的に接続され同電位に保たれている。遮光膜11aは、TFTアレイ基板上の各画素の境界に沿ってデータ線6a及び走査線3aに重畳して設けられている。データ線6aは、画素電極9aの一边に沿って紙面上下方向に直線状に伸びている。

【0066】一方の画素電位となる容量電極403aは、データ線6aに重畳して設けられており、走査線3aと交差する部分で走査線3aの一方の方向(即ち、平面的に見て紙面の右方向)の1個の画素電極の隅部に張出した幅広部分403a'を形成している。

【0067】また、一方の固定電位となる容量電極404aも、データ線6aに重畳して設けられており、走査線3aと交差する部分で走査線3aの一方の方向(即ち、平面的に見て紙面の左方向)の2個の画素電極の隅部に張出した幅広部分404a'を形成している。さらに、一方の固定電位となる容量電極404aは走査線3aと交差する部分で走査線3aの他の方向(即ち、平面的に見て紙面の右方向)の1個の画素電極に張出した幅広部分404a''を有している。この幅広部分404a''には、コンタクトホールCCNTが設けられてお

り、コンタクトホールCGNTを介して固定電位となる容量電極404aと後述の403bとは電氣的に接続しており同電位に保っている。また、もう一方の固定電位となる容量電極403bは走査線3aに重畳して設けられており、容量電極403bの一端は、先のコンタクトホールCCNTを介して容量線404aに接続されている。さらに、もう一方の画素電位となる容量電極404bも、走査線3aに重畳して容量電極403bに対向して設けられており、画素電位となる容量電極404bは一個の画素電極の隅部で画素電極方向に張り出して、張出し部404b'を形成している。この張出し部404b'は、先の画素電位となる容量電極403aの幅広部分403a'と重畳しており、ここはコンタクトホールDCNT及び後述のICNTが形成されている。コンタクトホールDCNTは、画素電位となる容量線404bと容量電極403aを電氣的に接続し同電位に保っている。このように本実施の形態では、画素電位となる容量電極403a、固定電位となる容量電極404a並びに固定電位となる容量電極403b、画素電位となる容量電極404bを、いずれもTFT近傍で幅広にかつ画素電極の隅部を斜めに覆うように形成して、画素電極方向から進入光、特に画素電極の隅部かたTFT方向に

14

斜めに進入してくる光を遮蔽することができるようにしている。

【0068】また、ICNTは隅部でなく走査線に沿う辺の中央付近に配置することができるが、画素電極9aの隅部の画素電位の容量電極の張出部404b'にコンタクトホールDCNT及びICNTを配置したので、先の第1の実施態様や第2の実施態様に比較して、各画素電極の隣接する紙面上下方向の間隔を狭くすることができる。また、一箇所にコンタクトホールを形成したことにより、コンタクトホールの凹凸による液晶の乱れによるデスクリーションの発生する領域を小さくでき、開口部を大きくできる。

【0069】次に、図に基づいて、電気光学装置用素子基板100の画素部内の断面構造について説明する。図6は、図5の線C-C'に沿ったコンタクトホールACNT、BCNT及びSCNTを含む断面構造を示す図である。電気光学装置用素子基板100は、光透過性の例えばガラス基板や石英基板からなるTFTアレイ基板10を備えており、TFTアレイ基板10には、遮光膜11a、画素電極9a配向膜16及び画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。画素電極9aは例えば、ITO膜などの透明導電性膜からなる。

【0070】このように構成された電気光学装置用素子基板100の画素電極9aと対向電極(図示省略)とが対面するように配置して、TFTアレイ基板10と対向基板との間には、シール材(図示を省略)により囲まれた空間に液晶が封入される。液晶は、画素電極9aからの電界が印加されていない状態で配向膜16及び対向電極の配向膜により所定の配向状態を採る。液晶は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、二つの基板をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【0071】TFTアレイ基板10には、図6に示すように、各画素電極9aに対応する位置に、各画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。

【0072】さらに詳細に説明すると、TFTアレイ基板10と半導体層1aとの間には、絶縁膜(絶縁体層)12が設けられている。絶縁膜12は、TFTアレイ基板10の全面に形成されており、TFTアレイ基板10からの不純物の影響を排除して半導体素子としてのTFT30を形成するためのものである。

【0073】絶縁膜12は先の実施態様と同様に、例えば、NSG(ナシドープトシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)な

15

どの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。TFTアレ基板10と絶縁膜12の間には遮光性の金属からなる遮光膜11aが設けられている。遮光膜11aは、平面的にはデータ線6a、走査線3a及び容量電極403a、403b、404a、404bと重畳して、各画素電極の縦横の境界に沿って設けられている。遮光膜11aはコンタクトホールSCNTを介して容量電極404aに接続されており、固定電位の容量電極404aを固定電位に保って表示画面の安定性を確保している。このように遮光膜11aを配置することにより、画素領域の表面部から入射した光がTFTアレ基板10の底面で反射して戻ってきた光を遮蔽することができる。

【0074】画素スイッチング用のTFT30も先の実施態様と同様に、LDD (Lightly Doped Drain) 構造を有している。

【0075】本実施形態では、TFT30をTFT30の直上で上側から覆うように、しかもTFT30近傍で幅広にA1等の遮光性の金属薄膜からなる固定電位及び画素電位の容量電極が形成されているので、半導体層1aのチャネル領域1a'及びLDD領域1b、1cへの光の入射を効果的に防ぐことが出来る。

【0076】走査線3a、ゲート絶縁膜2及び絶縁膜12の上には、層間絶縁膜311が形成されており、層間絶縁膜311にはコンタクトホールACNT及びコンタクトホールBCNTが各々形成されている。コンタクトホールACNTはデータ線6aと半導体層1aの高濃度ソース領域1dを接続するものであり、コンタクトホールBCNTは容量電極403aと半導体層1aの高濃度ドレイン領域1eを接続するものである。

【0077】層間絶縁膜311の上には、画素電位の容量電極403aが形成されている。容量電極403aの上には絶縁膜401を介して固定電位の容量電極404aが形成されている。固定電位の容量電極404a及び絶縁膜401の上には、層間絶縁膜312が形成されており、層間絶縁膜312には先のコンタクトホールACNTが形成されている。層間絶縁膜312の上にはデータ線6aが形成されている。データ線6aは好ましくは不透明な高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等から構成する。

【0078】データ線6a及び層間絶縁膜312の上には、絶縁膜7が形成されており、絶縁膜7の上には画素電極9a又は配向膜16が形成されている。このようにすれば、データ線6aと画素電位の容量電極403aとの間に固定電位の容量電極404aが存在するため、データ線6aと画素電位の容量電極403aが容量カップリングによりお互いに影響されることはない。次に、図7に図5の線X-X'に沿ったコンタクトホールCCNTを含む断面構造の主要部分を示す。図7においては、

(9)

16

コンタクトホールCCNTを介して先に説明したとおり、固定電位の容量電極404aと固定電位の容量電極403bが接続されている様子を示している。TFT30を横切る部分では、ゲート絶縁膜2に覆われた半導体層1aが示されており、さらにその上方にはデータ線6aが配置されている。次に、図8に図5の線Y-Y'に沿った断面構造を示す。線Y-Y'に沿った断面にはコンタクトホールは配置されておらず、走査線3aと、固定電位の容量電極403b及び画素電位の容量電極404bが絶縁膜を挟んで積層配置されている様子が示されている。このようにすれば、画素電位の容量電極404b走査線3aとの間に固定電位の容量電極403bが存在するため、走査線3aと画素電位の容量電極404bが容量カップリングによりお互いに影響されることはない。最後に、図9に図5の線Z-Z'に沿ったコンタクトホールBCNT、コンタクトホールDCNT及びコンタクトホールICNTを含む断面構造の主要部分を示す。図9では、コンタクトホールBCNTを介して半導体層の高濃度ドレイン領域1eと画素電位の容量電極403aが接続されており、画素電位の容量電極403aはコンタクトホールDCNTを介して画素電位の容量電極404bに接続されている様子が示されている。さらに、画素電位の容量電極404bはコンタクトホールICNTを介してTFTに対応する画素電極9aに接続されている。画素電位の容量電極403aと固定電位の容量電極403bの間、及び画素電位の容量電極404aと固定電位の容量電極404bの間には、それぞれ絶縁膜401が形成されており、蓄積容量70-3を形成している。このように構成された電気光学装置用素子基板と対向基板とを微小間隔を保って貼り合わせ、空間に液晶層を挟んで液晶表示用パネルとする。以上のように本実施の形態では、容量電極403a、容量電極404a並びに容量電極403b、容量電極404bをいずれもTFT近傍で幅広に、かつ画素電極の隅部を斜めに覆うように形成してあるので、画素電極方向からの進入光、特に画素電極の隅部からTFT方向に斜めに進入してくる光を遮蔽することができる。そして画素電極の隅部のTFT近傍で幅広に拡張された容量線の部分に画素電極用のコンタクトホールを設けたので、画素電極の開口部を広く活用することができる。

【0079】(第4の実施形態) 図10と図11は、本発明の第4の実施形態の電気光学装置用素子基板の構造を示す図である。図10は一つの画素電極9aの隅部にTFT30が設けられ、画素電極9aの周囲にデータ線6a、走査線3aが形成された、本発明の電気光学装置用素子基板の一部分を拡大して示した平面図である。図11は図10の線D-D'に沿った断面図を示す。

【0080】本実施形態は、先に示した第2の実施形態と同様に画素電極の隅部の遮光はデータ線をTFT近傍で幅広に形成して遮光膜としたものである。本第4の実

(10)

17

施形態が先の第2の実施形態と異なる点は、容量配線が走査線に沿って並列して形成されている点である。

【0081】先ず、図10に基づいて、本発明の電気光学装置用素子基板100の画素部（画像表示領域）内の平面構造について詳細に説明する。

【0082】図10に示すように、本実施形態の電気光学装置用素子基板100は、TFTアレ基板10の画素部内に、マトリクス状に複数の透明な画素電極9a（鎖線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に沿って各々データ線6a、走査線3aが設けられている。また、走査線3aと平行して容量線300が設けられている。データ線6aに沿った各画素電極9aの隅部には、画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。

【0083】データ線6aは、コンタクトホール82を介して後述の半導体層1aの高濃度ソース領域1dに電気的に接続されており、画素電極9aは、走査線3aに沿った辺に設けられたコンタクトホール84を介して後述のドレイン電極302に電気的に接続されている。また、半導体層1aのうちチャネル領域1a'（図1中左上りの斜線の領域）に対向するように走査線3aが配置されており、走査線3aはゲート電極としても機能する。

【0084】容量線300は、走査線3aに平行して画素電極9aの境界に沿って紙面左右方向、及びデータ線6aと交差する箇所からデータ線6aに沿って紙面上方向に突出した突出部（即ち、平面的に見て、データ線6aに重なって延設された領域）が設けられている。容量線300は、絶縁膜を介して対向配置された走査線3aに平行にほぼ直線状に伸びるドレイン電極302とデータ線沿いに延びるドレイン電極302の紙面上方に突出した部分（図中細線で示されている）とともに、蓄積容量70を形成している。

【0085】ドレイン電極302は、データ線6aと交差する箇所からデータ線6aに沿って紙面上方向に突出した突出部（即ち、平面的に見て、データ線6aに重なって延設された領域）を形成している。そしてゲート絶縁膜2を介して容量線300と対向配置され、蓄積容量70を形成している。

【0086】次に、図11に基づいて、電気光学装置用素子基板100の画素部内の断面構造について説明する。電気光学装置用素子基板100は、光透過性の例えばガラス基板や石英基板からなるTFTアレ基板10を備えており、TFTアレ基板10には、遮光膜420、画素電極9a及び画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。画素電極9aの上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO膜（インジウム・ティン

18

・オキサイド膜）などの透明導電性膜からなる。また配向膜16は例えば、ポリイミド膜などの有機膜からなる。

【0087】このように構成された電気光学装置用素子基板100の画素電極9aと対向電極（図示省略）とが対面するように配置し、左記の実施形態と同様に、TFTアレ基板10と対向基板との間には、シール材（図示を省略）により囲まれた空間に液晶が封入され、液晶層50が形成される。

【0088】TFTアレ基板10には、図11に示すように、各画素電極9aに対応する位置に、各画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。

【0089】さらに詳細に説明すると、TFTアレ基板10と半導体層1aとの間には、絶縁膜（絶縁体層）12が設けられている。絶縁膜12は、TFTアレ基板10の全面に形成されており、TFTアレ基板10からの不純物の影響を排除して半導体素子としてのTFT30を形成するためのものである。

【0090】絶縁膜12は先の実施形態と同様に、高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。TFTアレ基板10と絶縁膜12の間には遮光性の金属からなる遮光膜420が設けてある。遮光膜420は、平面的にはデータ線6a、走査線3a及び容量線300と重畳して、各画素電極の縦横の境界に沿って設けてある。このように遮光膜420を配置することにより、画素領域の表面部から入射した光がTFTアレ基板10の底面で反射して戻ってきた光を遮蔽することができる。

【0091】画素スイッチング用のTFT30も先の実施形態と同様に、LDD（Lightly Doped Drain）構造を有しており、走査線3a、該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜2、データ線6a、半導体層1aの低濃度ソース領域（ソース側LDD領域）1b及び低濃度ドレイン領域（ドレイン側LDD領域）1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、コンタクトホール84を介して複数の画素電極9aのうちの対応する一つが接続されている。

【0092】本実施形態では、TFT30をTFT30の直上で上側から覆うように、しかもTFT30近傍で幅広にA1等の遮光性の金属薄膜からなるデータ線6aが形成されているので、半導体層1aのチャネル領域1a'及びLDD領域1b、1cへの光の入射を効果的に防ぐことが出来る。

【0093】走査線3a、ゲート絶縁膜2、容量線300及び絶縁膜12の上には、層間絶縁膜4が形成されており、層間絶縁膜4にはコンタクトホール82及びコン

(11)

19

タクトホール84が各々形成されている。

【0094】層間絶縁膜4の上には、データ線6aが形成されている。データ線6aは好ましくは不透明な高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等から構成する。

【0095】データ線6a及び層間絶縁膜4の上には、絶縁膜7が形成されており、絶縁膜7の上には画素電極9a又は配向膜16が形成されている。このように構成された電気光学装置用素子基板と対向基板とを微小間隔を保って貼り合わせ、空間に液晶層を挟んで液晶表示用パネルとする。以上のように本実施の形態では、データ線6aをTFT近傍で平面上幅広に構成し、しかも画素の隅部を覆うように斜めに幅広に構成したので、画素領域の開口部、特に画素の隅部からTFTに向かって斜め方向に進入する光を効果的に遮蔽することができる。その結果、TFTに光リーク電流が発生することもなく、TFTのスイッチング特性が変化することもないので、安定した鮮明な表示画面が得られる。

【0096】(第5の実施形態)図12と図13は本発明の第5の実施形態の電気光学装置用素子基板の構造を示す図であり、図12は一つの画素電極9aの隅部にTFT30が設けられ、画素電極9aの周囲にデータ線6a、走査線3aが形成された、本発明の第5の実施形態の電気光学装置用素子基板の一部分を拡大して示した平面図である。図13は図12の線E-E'に沿った断面図を示す。本第5の実施形態が先の第1から第4の実施形態と異なる点は、断面構造においてTFT30直上のデータ線6aより上部の液晶層50側に新たな遮光膜421を設け、該遮光膜421によって画素電極の隅部の遮蔽を行っている点である。

【0097】先ず、図12に基づいて、本発明の電気光学装置用素子基板100の画素部(画像表示領域)内の平面構造について詳細に説明する。

【0098】図12に示すように、電気光学装置用素子基板100は、TFTアレイ基板上の画素部内に、マトリクス状に複数の透明な画素電極9a(鎖線部9a'により輪郭が示されている)が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線3aが設けられている。また、走査線3aと平行して容量線300が設けられている。データ線6aに沿った各画素電極9aの隅部には、画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。

【0099】データ線6aは、コンタクトホール82を介して半導体層1aの高濃度ソース領域1dに電気的に接続されており、画素電極9aは、画素電極9aの走査線3aに沿った辺に設けられたコンタクトホール84を介してドレイン電極302に電気的に接続されている。また、半導体層1aのうちチャネル領域1a'(図1中

20

左上りの斜線の領域)に対向するように走査線3aが配置されており、走査線3aはゲート電極としても機能する。

【0100】容量線300は、走査線3aに平行して画素電極9aの境界に沿って紙面左右方向に伸び、さらにデータ線6aと交差する箇所からデータ線6aに沿って紙面上方向に突出した突出部(即ち、平面的に見て、データ線6aに重なって延設された領域)が設けられている。容量線300は、絶縁膜を介して対向配置された走査線3aに平行にほぼ直線状に伸びるドレイン電極302とデータ線沿いに延びるドレイン電極302の紙面上方に突出した部分(図中細線で示されている)とともに、蓄積容量70を形成している。画素電極9aの中心部及び画素電極9aの走査線3aに沿った辺に設けられたコンタクトホール84を除いた部分、すなわち画素電極9aの隅部、走査線3a及びデータ線6aの部分には、遮光膜421が設けてある(図中波線で輪郭を示している)。遮光膜421は各画素の開口領域を狭めないように画素の隅部を斜めに覆うように形成する。また、コンタクトホール形成部は避けて形成する。遮光膜421は後述のようにTFT30直上のデータ線6aより上方の液晶層に近い位置に設ける。

【0101】この新たに設けた遮光膜421によって紙面垂直方向から入射する光、特に画素電極9aの隅部からTFTに向かって斜め方向に進入する光を効果的に遮蔽することができ、TFTでの光リーク電流の発生を防ぐことが可能となる。

【0102】次に、図13に基づいて、電気光学装置用素子基板100の画素部内の断面構造について説明する。先の実施形態と同様に、本実施形態の電気光学装置用素子基板100は光透過性の例えばガラス基板や石英基板からなるTFTアレイ基板10を備えており、TFTアレイ基板10には、遮光膜420、画素電極9a及び画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。画素電極9aの上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。

【0103】このように構成された電気光学装置用素子基板100の画素電極9aと対向電極(図示省略)とが対面するように配置し、TFTアレイ基板10と対向基板との間には、シール材(図示を省略)により囲まれた空間に液晶が封入され、液晶層50が形成される。

【0104】TFTアレイ基板10には、図13に示すように、各画素電極9aに対応する位置に、各画素電極9aをスイッチング制御するための画素スイッチング用のTFT30が設けられている。

【0105】TFTアレイ基板10と半導体層1aとの間には、絶縁膜(絶縁体層)12が設けられている。絶縁膜12は、高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。TFTアレイ基板10と絶縁



(12)

21

膜12の間には、先の第3及び第4の実施形態と同様に、遮光性の金属からなる遮光膜420が設けてある。遮光膜420は、平面的にはデータ線6a、走査線3a及び容量線300と重畳して、各画素電極の縦横の境界み沿って設けてある。このように遮光膜420を配置することにより、画素領域の表面部から入射した光がTFTアレイ基板10の底面で反射して戻ってきた光を遮蔽することができる。

【0106】画素スイッチング用のTFT30も先の実施形態と同様に、LDD (Lightly Doped Drain) 構造を有しており、走査線3a、該走査線3aからの電界によりチャンネルが形成される半導体層1aのチャンネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜2、データ線6a、半導体層1aの低濃度ソース領域(ソース側LDD領域)1b及び低濃度ドレイン領域(ドレイン側LDD領域)1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、コンタクトホール84を介して複数の画素電極9aのうちの対応する一つが接続されている。

【0107】本実施形態では、断面構造でTFT30直上のデータ線6aと液晶層50との間の位置にTFT30を上側から覆うように遮光性の金属薄膜からなる遮光膜421が形成されているので、半導体層1aのチャンネル領域1a'及びLDD領域1b、1cへの光の入射を効果的に防ぐことが出来る。

【0108】走査線3a、ゲート絶縁膜2、容量線300及び絶縁膜12の上には、層間絶縁膜4が形成されており、層間絶縁膜4にはコンタクトホール82及びコンタクトホール84が各々形成されている。コンタクトホール82を介してデータ線6aが半導体層1aの高濃度ソース領域1dに電氣的に接続され、また、コンタクトホール84を介して画素電極9aが半導体層1aの高濃度ドレイン領域1eに電氣的に接続されている。

【0109】層間絶縁膜4の上には、データ線6aが形成されている。データ線6aは好ましくは不透明なAl又はAl合金あるいは高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等から構成する。

【0110】データ線6a及び層間絶縁膜4の上には、絶縁膜7に挟まれた遮光膜421が形成されており、遮光膜421上の絶縁膜7の上には画素電極9a又は配向膜16が形成されている。遮光膜421は、好ましくは不透明な金属であるAl、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つの金属単体、合金もしくは金属シリサイドから構成するのが好ましい。

【0111】このように遮光膜421はTFT30上のTFT30と液晶層50との間の位置に配置する。TFT30より上の液晶層側に配置することにより、液晶層方向(紙面の上方向)から入射する光がTFT30に当た

22

らないようにすることができる。また、遮光膜421は平面的に各画素の隅部を覆うように構成されているので、各画素の隅部からTFT30方向に斜め方向に入射する光を効果的に遮蔽することが可能となる。このように構成された電気光学装置用素子基板と対向基板とを微小間隔を保って貼り合わせ、空間に液晶層を挟んで液晶表示用パネルとする。

【0112】次に、本発明の電気光学装置用素子基板を使用した電気光学装置について説明する。

10 【0113】本発明の電気光学装置用素子基板を使用した電気光学装置の例を図14及び図15に示す。

【0114】図14(a)は携帯電話の例を示す斜視図である。1000は携帯電話本体を示し、そのうち1001は本発明の電気光学装置用素子基板を使用した液晶装置である。

【0115】図14(b)は腕時計型電子機器の例を示す斜視図である。1100は時計本体を示し、1101が本発明の電気光学装置用素子基板を使用した液晶装置である。

20 【0116】図14(c)はワープロ、パソコン等の携帯型情報処理装置の例を示す斜視図である。図中1200は情報処理装置を示し、12002はキーボード等の入力部、1204は情報処理装置本体、1206は本発明の電気光学装置用素子基板を使用した液晶装置である。

【0117】これらの電気光学装置に本発明の電気光学装置用素子基板を使用すれば、画素電極駆動用のスイッチング素子であるTFTに対して画素電極の隅部から進入する光を効果的に遮断することができるので、TFTのチャンネル領域やドレイン領域に光が進入することなく、TFTにリーク電流が発生することもないので、TFTの特性が変化することなく、鮮明な画像表示が得られる。他の電気光学装置の例として、本発明の電気光学装置用素子基板を使用した液晶装置を光変調装置とした、投射型表示装置(プロジェクタ)の例を図15に示す。本例の投射型表示装置は、システム光軸Lに沿って配置した光源部1710、インテグレートレンズ1720、偏光光学素子1730から概略構成される偏光照明装置1700、偏光照明装置1700から出射されたS偏光光束を、S偏光光束反射面1401により反射させる偏光ビームスプリッタ1400、偏光ビームスプリッタ1400のS偏光反射面1401から反射された光のうち、青色光(B)の成分を分離するダイクロイックミラー1412、分離された青色光(B)を変調する反射型液晶光変調装置300B、青色光が分離された後の光束のうち赤色光(R)の成分を反射させて分離するダイクロイックミラー1413、分離された赤色光(R)を変調する反射型液晶光変調装置1300R、ダイクロイックミラー1413を透過する残りの緑色光(G)を変調する反射型液晶光変調装置1300G、3つの反射型

50



(13)

23

液晶光変調装置1300B、1300R、1300Gにて変調された光をダイクロイックミラー1412、1413、偏光ビームスプリッタ1400にて合成し、この合成光をスクリーン1600に投射する投射レンズからなる投射光学系1500から構成されている。上記3つの反射型液晶光変調装置1300R、1300G、1300Bには、それぞれ本発明の電気光学装置用素子基板を使用した液晶装置が使用されている。本発明の電気光学装置用素子基板を使用することにより、TFTに近い画素の隅部からTFTのチャネル部に進入する光によるTFTの光リーク電流の発生を抑制することができ、スイッチング特性に優れ、鮮明な画像表示が得られる投射型表示装置とすることができる。

## 【0118】

【発明の効果】以上詳細に説明したとおり、本発明によればTFTと画素電極との間の位置に遮光性の金属膜を設け、しかも該金属膜を画素電極の隅部を覆うように設けてあるので、画素電極方向からの入射光、特に画素電極の隅部からTFT方向に向かって斜め方向に進入してくる光を効果的に遮蔽することができる。その結果、TFTに光リーク電流が発生することなく、スイッチング素子としてのTFTの特性が変化することなく、鮮明な表示画面を得ることができる。

## 【図面の簡単な説明】

【図1】本発明の電気光学装置用素子基板の第1実施形態の平面構造を示す図である。

【図2】図1に示した電気光学装置用素子基板の線A-A'に沿った断面図である。

【図3】本発明の電気光学装置用素子基板の第2実施形態の平面構造を示す図である。

【図4】図3に示した電気光学装置用素子基板の線B-B'に沿った断面図である。

【図5】本発明の電気光学装置用素子基板の第3実施形態の平面構造を示す図である。

【図6】図5に示した電気光学装置用素子基板の線C-C'に沿った断面図である。

【図7】図5に示した電気光学装置用素子基板の線X-X'に沿った断面図である。

【図8】図5に示した電気光学装置用素子基板の線Y-Y'に沿った断面図である。

24

【図9】図5に示した電気光学装置用素子基板の線Z-Z'に沿った断面図である。

【図10】本発明の電気光学装置用素子基板の第4実施形態の平面構造を示す図である。

【図11】図10に示した電気光学装置用素子基板の線D-D'に沿った断面図である。

【図12】本発明の電気光学装置用素子基板の第5実施形態の平面構造を示す図である。

【図13】図12に示した電気光学装置用素子基板の線E-E'に沿った断面図である。

【図14】本発明の電気光学装置用素子基板を使用した電気光学装置の一例を示す図である。

【図15】本発明の電気光学装置用素子基板を使用した電気光学装置の他の例を示す図である。

【図16】従来の、電気光学装置用素子基板の平面構造を示す図である。

【図17】図16に示す従来の電気光学装置用素子基板の、線P-P'に沿った断面図である。

## 【符号の説明】

1a...半導体層

1a'...チャネル領域

1b...低濃度ソース領域

1c...低濃度ドレイン領域

1d...高濃度ソース領域

1e...高濃度ドレイン領域

3a...走査線

6a...データ線

9a...画素電極

10...TFTアレイ基板

11a...遮光膜

16...配向膜

30...TFT

50...液晶層

70...蓄積容量

81, 82, 83, 84, ACNT, BCNT, CCNT, DCNT, ICONT...コンタクトホール

100...電気光学装置用素子基板

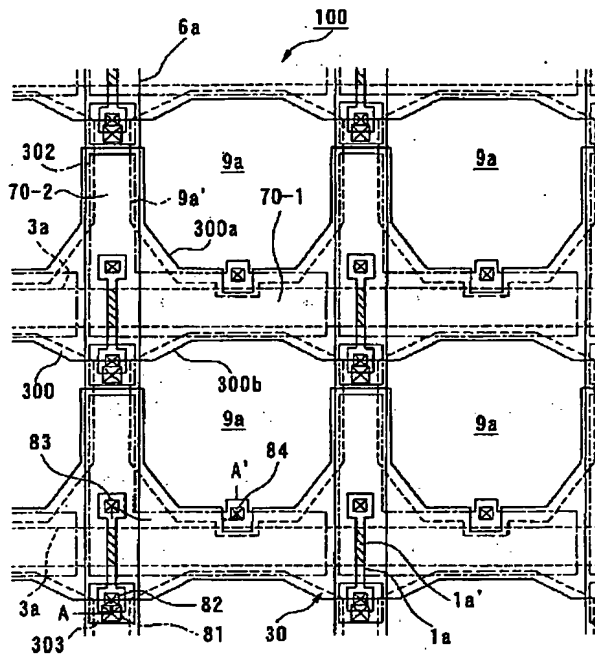
300...容量線

420, 421...遮光膜

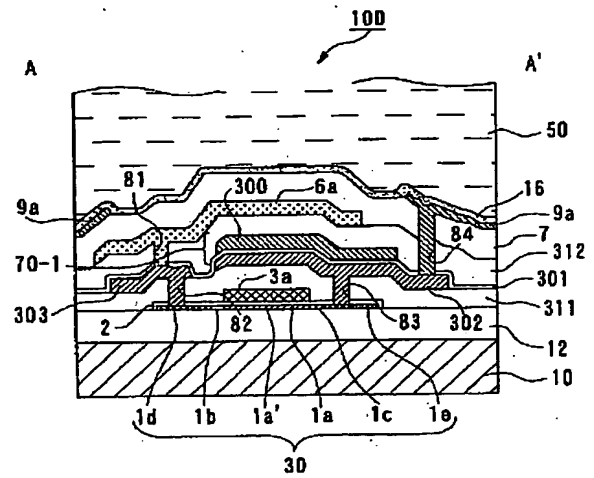
40

(14)

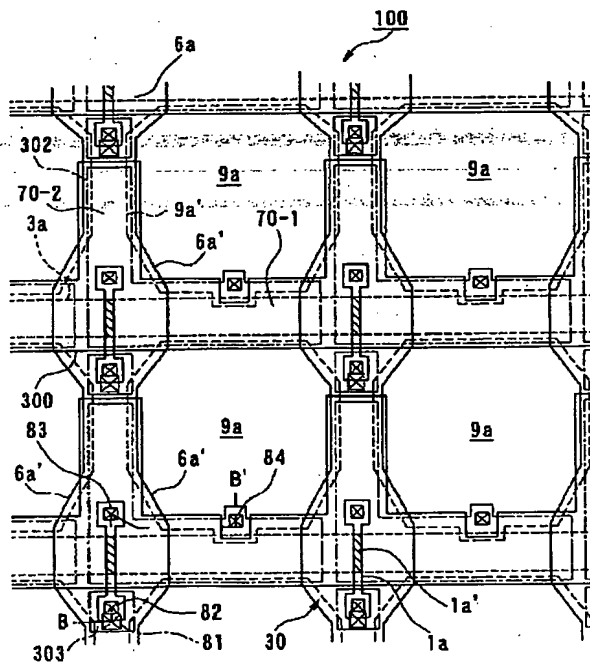
【図1】



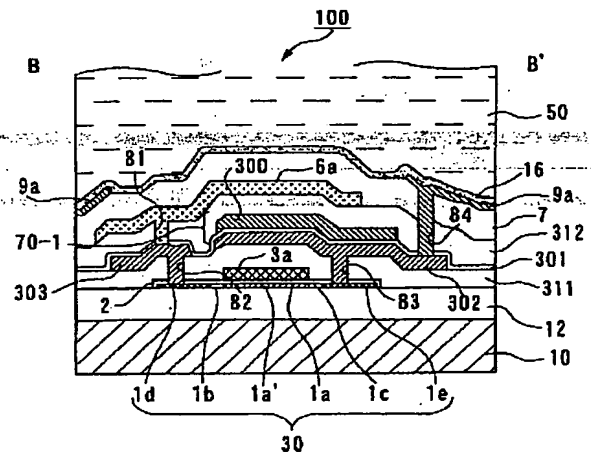
【図2】



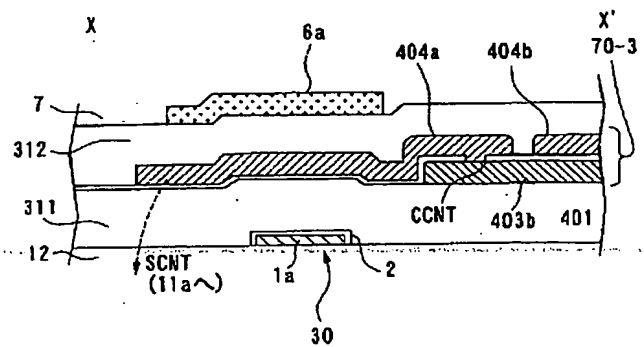
【図3】



【図4】



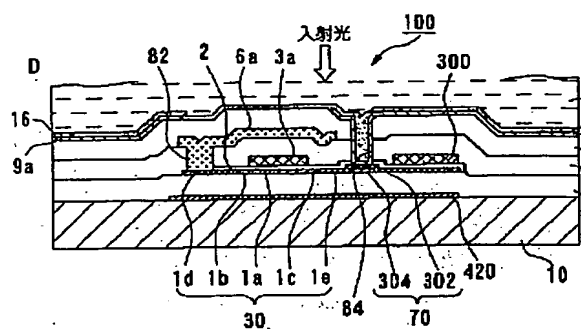
【図7】



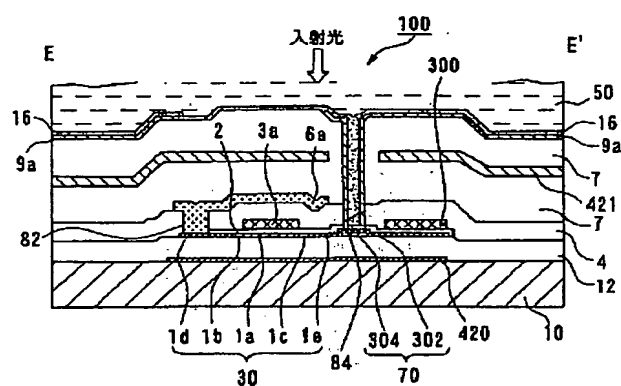


(16)

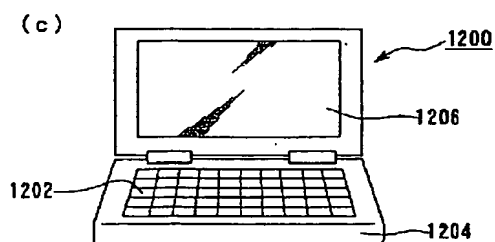
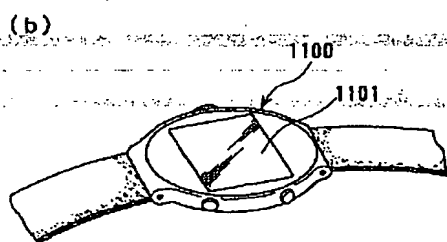
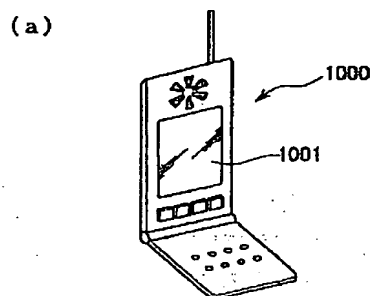
【図11】



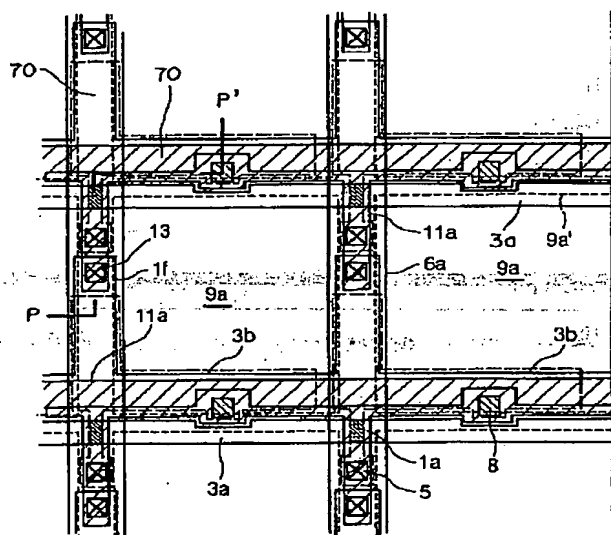
【図13】



【図14】

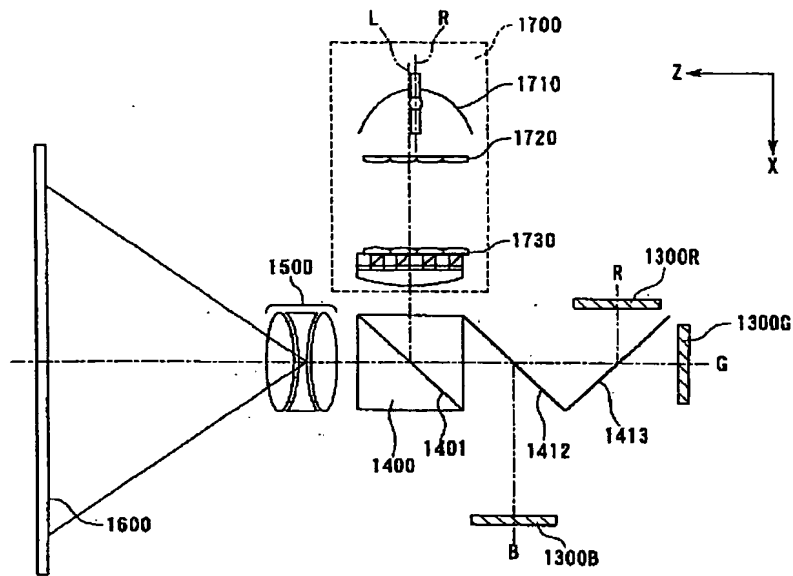


【図16】

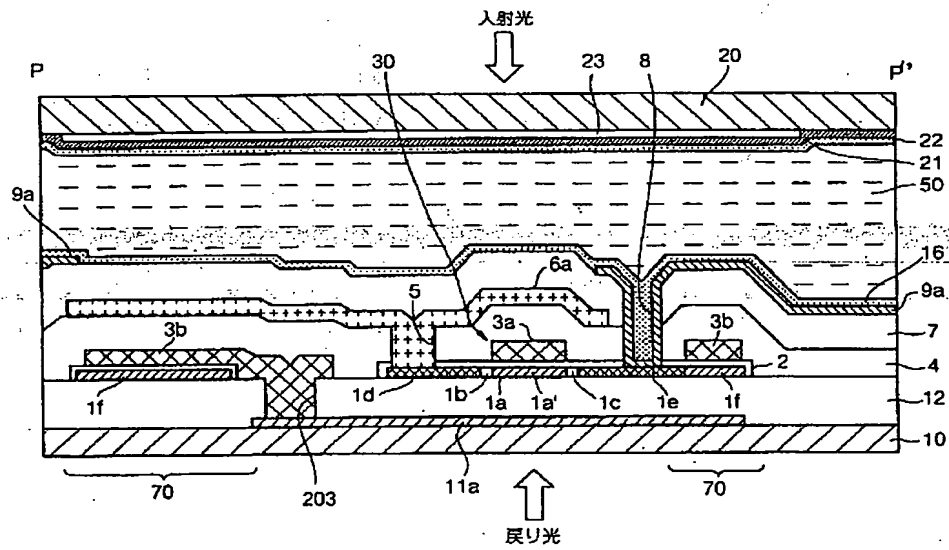


(17)

【図15】



【図17】



(18)

フロントページの続き

Fターム(参考) 2H091 FA35Y FB08 FC10 FC26  
FD04 FD22 GA13 LA03 LA11  
LA12  
2H092 JA26 JA29 JA38 JA42 JA46  
JB13 JB23 JB32 JB33 JB38  
JB54 JB57 JB63 JB69 KA04  
KA07 KA16 KA18 KB14 MA05  
MA07 MA14 MA15 MA16 MA18  
MA19 MA20 MA35 MA37 MA41  
NA22 PA09  
5C094 AA02 AA16 AA25 BA03 BA43  
CA19 EA04 EA07 ED15

【公開番号】特開 2002-90721

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【ST 公報種別】A5

【公開日】2002 年(2002) 3 月 27 日

【出願番号】特願 2000-285936

【発行日】2005 年(2005) 2 月 24 日

【部門区分】第 6 部門第 2 区分

【国際特許分類第 7 版】

G02F 1/1335

G02F 1/1368

G09F 9/30

【FI】

G02F 1/1335 500

G09F 9/30 338

G09F 9/30 349 C

G02F 1/136 500

【手続補正書】

【提出日】2004 年(2004) 3 月 25 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上にマトリクス状に形成された複数の走査線及び複数のデータ線と、前記走査線とデータ線に電気的に接続されたトランジスタと、前記トランジスタに電気的に接続された画素電極とを有する電気光学装置用素子基板であって、前記トランジスタと画素電極との間に積層された遮光膜の平面投影した幅を該トランジスタ近傍で幅広にして、画素電極の隅部を遮蔽するように構成したことを特徴とする電気光学装置用素子基板。

【請求項 2】

前記画素電極の隅部を遮蔽するように構成した遮光膜が、容量線であることを特徴とする請求項 1 に記載の電気光学装置用素子基板。

【請求項 3】

前記容量線が、該素子基板の平面構造において、走査線と重畳して配置されていることを特徴とする請求項 2 に記載の電気光学装置用素子基板。

2

【請求項 4】

前記容量線が、該素子基板の平面構造において、走査線と平行に配置されていることを特徴とする請求項 2 に記載の電気光学装置用素子基板。

【請求項 5】

前記画素電極の隅部を遮蔽するように構成した遮光膜が、信号配線であることを特徴とする請求項 1 に記載の電気光学装置用素子基板。

【請求項 6】

前記画素電極の隅部を遮蔽するように構成した遮光膜が、容量線と信号配線の双方であることを特徴とする請求項 1 に記載の電気光学装置用素子基板。

【請求項 7】

前記画素電極の隅部を遮蔽するように構成した遮光膜が、該素子基板の断面構造において、画素電極と信号配線の間に設けられていることを特徴とする請求項 1 に記載の電気光学装置用素子基板。

(2)

## 【請求項8】

前記画素電極の隅部を遮蔽するように構成した遮光膜が、各画素の四隅を斜めに遮るように構成されてなることを特徴とする請求項1から請求項7のいずれかに記載の電気光学装置用素子基板。

## 【請求項9】

請求項1から請求項8のいずれかに記載の電気光学装置用素子基板を具備することを特徴とする電気光学装置。

## 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

## 【0019】

## 【課題を解決するための手段】

かかる課題を解決するため、本発明の電気光学装置用素子基板は、基板上にマトリクス状に形成された複数の走査線及び複数のデータ線と、前記走査線とデータ線に電気的に接続されたトランジスタと、前記トランジスタに電気的に接続された画素電極とを有する電気光学装置用素子基板であって、前記トランジスタと画素電極との間に積層された遮光膜の平面投影した幅を該トランジスタ近傍で幅広にして、画素電極の隅部を遮蔽するように構成した。